

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-40044

(43) 公開日 平成11年(1999) 2月12日

(51) Int.Cl.⁵
H 0 1 J 9/02
1/30
31/12

識別記号

F I
H 0 1 J 9/02 E
1/30 E
31/12 C

審査請求 未請求 請求項の数24 O L (全 27 頁)

(21) 出願番号 特願平9-193745

(22) 出願日 平成9年(1997) 7月18日

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 山野辺 正人

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

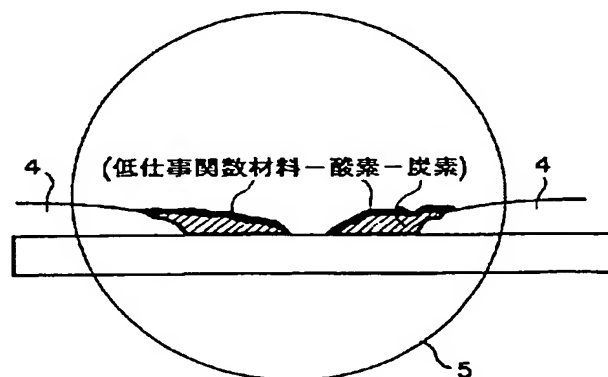
(74) 代理人 弁理士 山下 穰平

(54) 【発明の名称】 電子放出素子及び電子源及び画像表示装置およびそれらの製造方法

(57) 【要約】

【課題】 放出電流が大きく、安定で、低電圧で駆動でき、量産性に優れた電子放出素子、及びそれを用いた表示品位に優れた画像表示装置を提供する。

【解決手段】 一对の電極と該電極間を電気的に接続すべく形成された導電性薄膜4と該導電性薄膜4に形成された電子放出部5とを有する電子放出素子において、前記電子放出部5は、炭素体に酸素を介して低仕事関数材料によって終端された構造を有することを特徴とする電子放出素子。このように、炭素体と結合した酸素を介して低仕事関数材料が終端されることによって、炭素体に低仕事関数材料が単に積層されているのではなく、分極して結合しているので、より低仕事関数化がはかられ、かつ安定度が増加する。このため、放出電流の増加がはかられかつ駆動時の劣化が抑制される。



1

【特許請求の範囲】

【請求項 1】 一対の電極と該電極間を電気的に接続すべく形成された導電性薄膜と該導電性薄膜に形成された電子放出部とを有する電子放出素子において、前記電子放出部は、炭素体に酸素を介して低仕事関数材料によって終端された構造を有することを特徴とする電子放出素子。

【請求項 2】 上記導電性薄膜は、触媒性金属であることを特徴とする請求項 1 記載の電子放出素子。

【請求項 3】 上記触媒性金属は、Ni, Co, Fe 等の鉄族、Pd, Ir, Pt の白金族のいずれかであることを特徴とする請求項 2 記載の電子放出素子。

【請求項 4】 上記炭素体は、グラファイトであることを特徴とする請求項 1～3 のいずれかに記載の電子放出素子。

【請求項 5】 上記炭素体は、グラッシーカーボンであることを特徴とする請求項 1～3 のいずれかに記載の電子放出素子。

【請求項 6】 上記低仕事関数材料は、アルカリ金属、またはアルカリ土類金属、又は希土類であることを特徴とする請求項 1～5 のいずれかに記載の電子放出素子。

【請求項 7】 上記低仕事関数材料は、Cs, Ba, La, Li のいずれかであることを特徴とする請求項 6 記載の電子放出素子。

【請求項 8】 上記導電性膜は、微粒子であることを特徴とする請求項 1～7 のいずれかに記載の電子放出素子。

【請求項 9】 上記電子放出素子は、表面伝導型電子放出素子であることを特徴とする請求項 1～8 のいずれかに記載の電子放出素子。

【請求項 10】 請求項 1～9 のいずれかに記載の電子放出素子の製造方法において、

1) 基体上に配置された一対の電極に接続された導電性膜を形成し、電子放出部を形成するステップ

2) 該基体に、炭素を有する材料を導入し、通電あるいは通電と併用された熱によって、該電子放出部に炭素を形成するステップ

3) 該基体を、酸素を有する雰囲気中で、加熱あるいは、プラズマを発生し、上記炭素体の表面に酸素を結合するステップ

4) 該基体に、低仕事関数材料を被覆するステップ

5) 該基体を、加熱するステップを有することを特徴とする電子放出素子の製造方法。

【請求項 11】 請求項 1～9 のいずれかに記載の電子放出素子の製造方法において、

1) 基体上に配置された一対の電極に接続された導電性膜を形成するステップ

2) 該導電性膜に、炭素を有する材料を付与するステップ

3) 該導電性膜に電子放出部を形成するステップ

2

4) 通電あるいは通電と併用された熱によって、該電子放出部に炭素を形成するステップ

5) 該基体を、酸素を有する雰囲気中で、加熱あるいは、プラズマを発生し、上記炭素体の表面に酸素を結合するステップ

6) 該基体に、低仕事関数材料を被覆するステップ

7) 該基体を、加熱するステップを有することを特徴とする電子放出素子の製造方法。

【請求項 12】 上記炭素を有する材料は、有機ガスあるいは固体状有機材料であることを特徴とする請求項 10 又は 11 記載の電子放出素子の製造方法。

【請求項 13】 上記炭素を有する材料は、 $C_n H_{2n+2}$ で表される飽和炭化水素、 $C_n H_{2n}$ で表わされる不飽和炭化水素、環状炭化水素のいずれかであることを特徴とする請求項 12 記載の電子放出素子の製造方法。

【請求項 14】 上記固体状の有機材料は、熱硬化樹脂あるいはネガレジストであることを特徴とする請求項 12 記載の電子放出素子の製造方法。

【請求項 15】 該酸素を有する雰囲気は、酸素、又は酸素と不活性ガス、又は酸素と N_2 、のいずれかの混合ガスであることを特徴とする請求項 10～14 のいずれかに記載の電子放出素子の製造方法。

【請求項 16】 上記加熱温度は、酸素を介して炭素と結合した低仕事関数材料のみを残し、未結合の前記低仕事関数材料を蒸発除去する温度であることを特徴とする請求項 10～14 のいずれかに記載の電子放出素子の製造方法。

【請求項 17】 請求項 1～9 のいずれかに記載の電子放出素子を基体上に複数個配置し、入力信号に応じて該電子放出素子から電子を放出してなることを特徴とする電子源。

【請求項 18】 請求項 17 に記載の電子源において、基体に複数の電子放出素子を並列に配置し、各電子放出素子の両端をそれぞれ配線に共通接続してなる電子放出素子の行を、複数列配列してなることを特徴とする電子源。

【請求項 19】 請求項 17 に記載の電子源において、基体に、互いに電気的に絶縁された m 本の X 方向配線と n 本の Y 方向配線とを設け、X 方向及び Y 方向に配列された $m \times n$ 個の前記電子放出素子の一対の電極を該 X 方向配線と該 Y 方向配線にそれぞれ接続したことを特徴とする電子源。

【請求項 20】 請求項 17～19 のいずれかの請求項に記載の電子源と、該電子源から放出された電子により画像を形成する画像形成部材とを有することを特徴とする画像形成装置。

【請求項 21】 請求項 20 に記載の画像形成装置において、前記画像形成部材が蛍光体であることを特徴とする画像形成装置。

【請求項 22】 請求項 20 又は 21 記載の画像形成装

50

3

置の製造方法において、

- 1) 第1の基体上に形成された複数の一対の電極に接続された複数の導電性膜を形成するステップ
- 2) 該導電性膜に電子放出部を形成するステップ
- 3) 該基体に、炭素を有する材料を導入し、通電あるいは通電と併用された熱によって、該電子放出部に炭素を形成するステップ
- 4) 該基体を、酸素を有する雰囲気中で、加熱あるいは、プラズマを発生し、上記炭素体の表面に酸素を結合するステップ
- 5) 該基体に、低仕事関数材料を被覆するステップ
- 6) 該基体を、加熱するステップ
- 7) 第2の基体上に、蛍光体を形成するステップ
- 8) 該第1の基体と第2の基体を対向させて配置し、真空容器内に格納するステップ
- 9) 該真空容器を排気しながら、加熱するステップ
- 10) 該真空容器を封止するステップを有することを特徴とする画像形成装置の製造方法。

【請求項23】 請求項20又は21記載の画像形成装置の製造方法において、

- 1) 第1の基体上に複数の一対の電極に、接続された複数の導電性膜を形成するステップ
- 2) 該導電性膜に、炭素を有する材料を付与するステップ
- 3) 該導電性膜に電子放出部を形成するステップ
- 4) 通電あるいは通電と併用された熱によって、該電子放出部に炭素を形成するステップ
- 5) 該基体を酸素を有する雰囲気中で、加熱あるいは、プラズマを発生し、上記炭素体の表面に酸素を終端するステップ
- 6) 該基体に、低仕事関数材料を被覆するステップ
- 7) 該基体を、加熱するステップ
- 8) 第2の基体上に、蛍光体を形成するステップ
- 9) 該第1の基体と第2の基体を対向して配置し、支持枠を用いて真空容器を形成するステップ
- 10) 該真空容器を排気しながら、加熱するステップ
- 11) 該真空容器を封止するステップを有することを特徴とする画像形成装置の製造方法。

【請求項24】 上記第1の基体と第2の基体間に、耐大気圧支持部材としてのスペーサーを配設し、上記真空容器を形成するステップを有することを特徴とする請求項22又は23記載の画像形成装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、表面伝導型電子放出素子、及び電子源、及び該電子源を用いた画像形成装置及びそれらの製造方法に関する。

【0002】

【従来の技術】 従来より、電子放出素子1) (1)電子放出素子: Electron Emitter 単体; 電子

4

源基板: 基板上に多数のEmitterを配置したものの; 電子源: 駆動系も含めたもの; 画像形成装置: 電子源を応用したもの、ディスプレイ、プリンタなど;) としては、大別して熱電子放出素子と冷陰極電子放出素子を用いた2種類のものが知られている。冷陰極電子放出素子には、電界放出型(以下、「FE型」という。)、金属/絶縁層/金属型(以下、「MIM型」という。)や、表面伝導型電子放出素子等がある。

【0003】 FE型の例としては、W. P. Dyke & W. W. Dolan, "Field emission", Advance in Electron Physics, 8, 89 (1956) あるいはC. A. Spindt, "PHYSICAL Properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) 等に開示されたものが知られている。

【0004】 MIM型の例としては、C. A. Mead, "Operation of Tunnel-Emission Devices", J. Apply. Phys., 32, 646 (1961) 等に開示されたものが知られている。

【0005】 表面伝導型電子放出素子型の例としては、M. I. Elinson, Radio Eng. Electron Phys., 10, 1290, (1965) 等に開示されたものがある。

【0006】 表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリソン等によるSnO₂ 薄膜を用いたもの、Au薄膜によるもの[G. Dittmer: "Thin Solid Films", 9, 317 (1972)], In₂O₃/SnO₂ 薄膜によるもの[M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)], カーボン薄膜によるもの[荒木久 他: 真空, 第26巻, 第1号, 22頁 (1983)] 等が報告されている。

【0007】 これらの表面伝導型電子放出素子の典型的な例として、前述のM. ハートウェルの素子構成を図9に模式的に示す。同図において1は基板である。4は導電性薄膜で、H型形状のパターンに、スパッタで形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部5が形成される。尚、図中の素子電極間隔Lは、0.5~1mm、W'は、0.1mmで設定されている。

【0008】 従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜4を予め通電フォーミングと呼ばれる通電処理によって電子放出部5

5

を形成するのが一般的であった。即ち、通電フォーミングとは前記導電性薄膜 4 両端に直流電圧あるいは非常にゆっくりとした昇電圧、例えば 1V/分程度を印加通電し、導電性薄膜を局部的に破壊、変形もしくは変質せしめ、電氣的に高抵抗な状態にした電子放出部 5 を形成することである。尚、電子放出部 5 は導電性薄膜 4 の一部に亀裂が発生しその亀裂付近から電子放出が行われる。前記通電フォーミング処理をした表面伝導型電子放出素子は、上述導電性薄膜 4 に電圧を印加し、素子に電流を流すことにより、上述電子放出部 5 より電子を放出せしめるものである。

【0009】前記表面伝導型電子放出素子において、本発明者は、表面伝導型電子放出素子の電子放出部に、炭素あるいは炭素ないしその化合物を活性化工程と呼ぶ新規な製造方法によって、形成することで、電子放出特性を著しく改善する提案を行なった（特開平 7-235255 号公報）。

【0010】ここで、活性化工程とは、前記表面伝導型電子放出素子の製造方法において、一対の電極と導電性薄膜とを形成した素子を、真空雰囲気の中に設置し、フォーミング工程を施した後、真空雰囲気中に、前記電子放出部に新たな堆積物と少なくとも一種類以上共通の元素を有する気体を導入し、適宜選択されたパルス状の電圧を数分から数十分、印加することである。本工程では、電子放出素子の特性、即ち、電子放出電流 I_e が、電圧に対して、閾値を持ちながら、著しく増加し、改善される工程である。

【0011】

【発明が解決しようとする課題】しかしながら、これら電子放出素子を応用した画像形成装置においては、マルチメディアの進展にともない、更に、一層の高精細な絵素による画像表現が要求され、また、長寿命が必要になりつつある。こうした画像形成装置の性能の向上には、電子放出素子の性能の向上が必要とされる。即ち、上記本発明者の考案した電子放出素子においても、更に、放出電流が大きく、安定な電子放出素子が、必要とされている。

【0012】【発明の目的】本発明は、上述の問題を解決するため、放出電流が大きく、安定な、しかも低電圧で駆動でき、量産性に優れた電子放出素子およびそれを用いた表示品位に優れたカラーフラットパネル等の画像形成装置の提供を目的とする。

【0013】

【課題を解決するための手段】本発明は、上述した課題を解決するために鋭意検討を行なってなされたものであり、下述の構成のものである。

【0014】本発明の電子放出素子は、一対の電極と電子放出部を有する導電性薄膜を有する電子放出素子において、炭素体に酸素を介して、低仕事関数材料によって、終端された電子放出部を有することを特徴とする電

6

子放出素子である。

【0015】また、好ましくは、該導電性膜は、Ni, Co, Fe 等の鉄族、Pd, Ir, Pt の白金族等の触媒性金属であり、該炭素体は、グラファイト、グラッシーカーボンであり、また該低仕事関数材料は、Cs, Ba, La, Li、等のアルカリ金属または、アルカリ土類金属、又は希土類である。

【0016】本発明の電子放出素子の第一の製造方法は、次のステップを有する。

10 【0017】1) (素子電極/導電性膜形成工程) 基体上に配置された一対の電極に、接続された導電性膜を形成するステップ

2) (フォーミング工程) 該導電性膜に電子放出部を形成するステップ

3) (活性化工程) 該基体に、炭素を有する材料を導入し、通電あるいは通電と併用された熱によって、該電子放出部に炭素を形成するステップ

4) (安定化工程 1) 該基体を、酸素を有する雰囲気中で、加熱あるいは、プラズマを発生し、該炭素体の表面に酸素を終端するステップ

5) (低仕事関数材料終端工程) 該基体に、低仕事関数材料を被覆するステップ

6) (安定化工程 2) 該基体を加熱するステップ、を有する電子放出素子の製造方法である。

【0018】また、本発明の電子放出素子の第二の製造方法は、次のステップを有する。

【0019】1) (素子電極/導電性膜形成工程) 基体上に配置された一対の電極に接続された導電性膜を形成するステップ

30 2) (活性化工程～有機材料付与工程) 該導電性膜に、炭素を有する材料を付与するステップ

3) (フォーミング工程) 該導電性膜に電子放出部を形成するステップ

4) (活性化工程～炭化工程) 通電あるいは通電と併用された熱によって、該電子放出部に炭素を形成するステップ

5) (安定化工程 1) 該基体を酸素を有する雰囲気中で、加熱あるいは、プラズマを発生し、該炭素体の表面に酸素を終端する

40 6) (低仕事関数材料終端工程) 該基体に、低仕事関数材料を被覆するステップ

7) (安定化工程 2) 該基体を、加熱するステップ、を有する電子放出素子の製造方法である。

【0020】また、該炭素を有する材料は、有機ガスあるいは固体状有機材料であり、有機ガスとしては、メタン、エタン、プロパンなど $C_n H_{2n+2}$ で表される飽和炭化水素、エチレン、プロピレンなど $C_n H_{2n}$ 等の組成式で表される不飽和炭化水素があげられ、このほかに、ベンゼン等の環状炭化水素が好ましくは用いられる。

50 【0021】また、固体状の有機材料としては、熱硬化

7

樹脂あるいはネガレジストが好ましく用いられる。

【0022】上記製造方法において、該酸素を有する雰囲気とは、酸素、又は酸素と不活性ガス（ヘリウム等）、又は酸素と N_2 、の混合ガスであり、適宜選択された分圧で減圧下あるいは、常圧下で行われる。

【0023】また、該加熱温度は、炭素に酸素を介して結合した構造の低仕事関数材料のみを残し、未結合の低仕事関数材料を蒸発除去する温度で制御される。

【0024】本発明の画像形成装置は、上記本発明の電子放出素子を複数個配置した第1の基体と該第1の基体と対向した該電子放出素子から射出した電子によって発

光する画像形成部材を配設された第2の基体を有することを特徴とする画像形成装置である。

【0025】また、本発明の画像形成装置は、以下の製造方法で製造される。

【0026】1) 第1の基体上に、複数の一對の電極に、接続された複数の導電性膜を形成するステップ

2) 該導電性膜に電子放出部を形成するステップ

3) 該基体に、炭素を有する材料を導入し、通電あるいは通電と併用された熱によって、該電子放出部に炭素を形成するステップ

4) 該基体を、酸素を有する雰囲気中で、加熱あるいは、プラズマを発生し、該炭素体の表面に酸素と結合するステップ

5) 該基体に、低仕事関数材料を被覆するステップ

6) 該基体を、加熱するステップ

7) 第2の基体上に、蛍光体を形成するステップ

8) 該第1の基体と第2の基体を、支持枠、必要に応じて、第1の基体と第2の基体間に耐大気圧支持部材として、スペーサーを配設し、真空容器を形成するステップ

9) 該真空容器を排気しながら、加熱するステップ

10) 該真空容器を封止するステップを有することを特徴とする画像形成装置の製造方法である。

【0027】本発明の画像形成装置は、以下の製造方法でも製造される。

【0028】1) 第1の基体上に複数の一對の電極に接続された複数の導電性膜を形成するステップ

2) 該導電性膜に、炭素を有する材料を付与するステップ

3) 該導電性膜に電子放出部を形成するステップ

4) 通電あるいは通電と併用された熱によって、該電子放出部に炭素を形成するステップ

5) 該基体を酸素を有する雰囲気中で、加熱あるいは、プラズマを発生し、該炭素体の表面に酸素を結合するステップ

6) 該基体に、低仕事関数材料を被覆するステップ

7) 該基体を、加熱するステップ

8) 第2の基体上に、蛍光体を形成するステップ

9) 該第1の基体と第2の基体を、支持枠、必要に応じて、第1の基体と第2の基体間に耐大気圧支持部材とし

8

て、スペーサーを配設し、真空容器を形成するステップ

10) 該真空容器を排気しながら、加熱するステップ

11) 該真空容器を封止するステップまた、本発明の画像形成装置は、以下の製造方法によっても製造される。

【0029】1) 第1の基体上に複数の一對の電極に、接続された複数の導電性膜を形成するステップ

2) 該導電性膜に、炭素を有する材料を付与するステップ

3) 該導電性膜に電子放出部を形成するステップ

4) 通電あるいは通電と併用された熱によって、該電子放出部に炭素を形成するステップ

5) 該基体を酸素を有する雰囲気中で、加熱あるいは、プラズマを発生し、該炭素体の表面に酸素を結合するステップ

6) 該基体に、低仕事関数材料を被覆するステップ

7) 該基体を、加熱するステップ

8) 第2の基体上に、蛍光体を形成するステップ

9) 該第1の基体と第2の基体を、支持枠、必要に応じて、第1の基体と第2の基体間に耐大気圧支持部材として、スペーサーを配設し、真空容器を形成するステップ

10) 該真空容器を排気しながら、加熱するステップ

11) 該真空容器を封止するステップ

また、上記電子放出素子は、表面伝導型電子放出素子であることを特徴とする電子放出素子でもある。

【0030】また、本発明は、上述した課題を解決するための手段として、上記電子放出素子を基体上に複数個配置し、入力信号に応じて該電子放出素子から電子を放出してなることを特徴とする電子源を提供するものである。

【0031】また、前記電子源において、基体に複数の電子放出素子を並列に配置し、各電子放出素子の両端をそれぞれ配線に共通接続してなる電子放出素子の行を、複数列配列してなることを特徴とする。

【0032】また、前記電子源において、基体に、互いに電気的に絶縁された m 本の X 方向配線と n 本の Y 方向配線とを設け、 X 方向及び Y 方向に配列された $m \times n$ 個の前記電子放出素子の一對の電極を該 X 方向配線と該 Y 方向配線にそれぞれ接続したことを特徴とする。

【0033】また、本発明は、上記課題を解決するための手段として、上記電子源と、該電子源から放出された電子により画像を形成する画像形成部材とを有することを特徴とする画像形成装置を提供するものである。

【0034】また、上記画像形成装置において、前記画像形成部材が蛍光体であることを特徴とする。

【0035】また、本発明は、上記第1の基体と第2の基体間に、耐大気圧支持部材としてのスペーサーを配設し、上記真空容器を形成するステップを有することを特徴とする画像形成装置の製造方法でもある。

【0036】〔作用〕本発明によれば、一對の電極と亀裂を有する導電性膜を有する電子放出素子において、炭

素体に酸素を介して、低仕事関数材料によって、終端された亀裂を有することにより、炭素体と結合した酸素を介して低仕事関数材料が終端されることによって、炭素体に低仕事関数材料が単に積層されているのではなく、分極して結合しているので、より低仕事関数化がはかられ、かつ安定度が増加する。

【0037】こうした材料で電子放出部となる亀裂及びその近傍が構成されるために、放出電流の増加がはかられかつ駆動時の劣化が抑制される。

【0038】また、導電性膜が、Ni, Co, Fe等の鉄族、Pd, Ir, Ptの白金族等の触媒性金属であるため、該炭素体としてグラファイト、グラッシーカーボンの形成が容易となる。従って、酸素で終端処理の際の工程での炭素体の二酸化炭素、一酸化炭素等への変化による減少が抑制され、電子放出特性の劣化がない。

【0039】一方、グラファイト、グラッシーカーボン以外の炭素化合物は、二酸化炭素、一酸化炭素等へ変化し、除去される。この結果、駆動時の電子放出素子からのガスの放出が抑制されるために、駆動時の放電が抑制され、電子放出特性の安定化がなされる。

【0040】また該低仕事関数材料は、Cs, Ba, La, Li等のアルカリ金属または、アルカリ土類金属、又は希土類から選択される。

【0041】本発明の第1の製造方法は、導電性膜に亀裂を形成後、有機ガス雰囲気中で通電し炭素体を導電性膜に形成した亀裂の内側に形成し、加熱あるいは酸素プラズマによって該炭素体を酸素によって終端し、低仕事関数材料の皮膜を形成し、更に酸素と未結合の低仕事関数材料を除去する。

【0042】このような、本発明の第1の製造方法によれば、上記電子放出特性の改善が容易になされる。

【0043】また、本発明の第2の製造方法は、固体状有機材料を付与し、導電性膜に亀裂を形成後、通電あるいは加熱を併用した通電を行い炭素体を導電性膜に形成した亀裂の内側に形成する。あるいは、固体状有機材料を導電性膜に付与し、導電性膜に亀裂を形成後、通電あるいは加熱を併用した通電を行い炭素体を導電性膜に形成した亀裂の内側に形成する。次に、加熱あるいは酸素プラズマによって該炭素体を酸素によって終端し、低仕事関数材料の皮膜形成し、更に酸素と未結合の低仕事関数材料を除去する。

【0044】このような本発明の第2の製造方法によれば、上記電子放出特性の改善が容易にできる。

【0045】

【発明の実施の形態】本発明は、表面伝導型電子放出素子および該電子放出素子を複数配置した電子源の新規な構成および画像形成装置の新規な構成および、それらの製造方法を提供するものである。

【0046】【構成の説明】まず、本発明の表面伝導型電子放出素子の基本的構成について説明する。

【0047】図1は、本発明の表面伝導型電子放出素子の構成を示す模式図であり、図1(a)は平面図、図1(b)は断面図である。

【0048】図1において、1は基板、2と3は素子電極、尚本発明の実施例中しばしば、高電位側、低電位側との表現がされるが、素子電極3に低電位、素子電極2に高電位が印加されており、電子放出部を境に素子電極3側の導電性膜を含めて、低電位側また、電子放出部を境に素子電極2側の導電性膜を含めて、高電位側と呼ぶことにする。4は導電性膜、5は電子放出部である。

【0049】図2は、図1の電子放出部の部分拡大図の一例であり、模式的断面図である。図2に示すように、本発明の電子放出部5は、導電性薄膜4の亀裂などの部分に、炭素体に酸素を介して、低仕事関数材料によって終端された構造を有することを特徴とする。このように、炭素体と結合した酸素を介して低仕事関数材料が終端されることによって、炭素体に低仕事関数材料が単に積層されているのではなく、分極して結合しているので、より低仕事関数化がはかられ、かつ安定度が増加する。

【0050】【電子放出部】電子放出部5は、導電性膜4の一部に形成された高抵抗の亀裂および近傍により構成され、導電性膜4の膜厚、膜質、材料及び後述する通電フォーミング、活性化等の手法等に依存したものとなる。

【0051】通電フォーミングで形成された亀裂の内側にさらに、活性化によって、炭素を材料とした膜が、さらに形成され、通電フォーミングで形成された亀裂よりさらに狭い炭素材料で構成された亀裂を有し、該炭素材料は、酸素により終端され、さらに、低仕事関数材料と結合した構造である(図2参照)。

【0052】このため、本発明の素子の放出電流は、素子に印加する電圧に対して、放出電流が、非線形に依存する非線形素子であると同時に低仕事関数であるため、放出電流が、増加する。

【0053】尚、該炭素は、導電性膜上にも、形成される場合もあるが、この炭素の被覆の状態は、デバイスの形状、活性化方法および安定化方法等に依存する。炭素材料で構成された亀裂の内部には、0.1nmの数倍から0.1nmの数百倍の範囲の粒径の導電性微粒子が存在する場合もある。この導電性微粒子は、導電性膜4を構成する材料の元素の一部、あるいは全ての元素および炭素を含有するものとなる。

【0054】【炭素体】本発明で用いる炭素体としては、グラファイト、グラッシーカーボンが好ましい。

【0055】また、このような炭素体の材料としては、炭素を有する有機ガスあるいは固体状有機材料を用いることができ、有機ガスとしては、メタン、エタン、プロパンなど $C_n H_{2n+2}$ で表される飽和炭化水素、エチレン、プロピレンなど $C_n H_{2n}$ 等の組成式で表される不飽和炭化水素があげられ、このほかにも、ベンゼン等の環

11

炭化水素が好ましくは用いられる。

【0056】また、固体状の有機材料としては、熱硬化樹脂あるいはネガレジストが好ましく用いられる。

【0057】〔低仕事関数材料〕また該低仕事関数材料としては、Cs, Ba, La, Li等のアルカリ金属または、アルカリ土類金属、又は希土類から選択される。

【0058】〔基板〕基板1としては、石英ガラス、Na等の不純物含有量を減少したガラス、青板ガラス、青板ガラスにスパッタ法等により形成したSiO₂を積層したガラス基板及びアルミナ等のセラミックス及びSi
10 基板等を用いることができる。

【0059】〔素子電極〕対向する素子電極2, 3の材料としては、一般的な導電材料を用いることができる。

【0060】これは例えば、Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd等の金属、或は合金及びPd, Ag, Au, RuO₂, Pd-Ag等の金属、或は金属酸化物とガラス等から構成される印刷導体、In₂O₃-SnO₂等の透明導電体及びポリシリコン等の半導体導体材料等から適宜選択することができる。

【0061】素子電極間隔L、素子電極長さW、導電性膜4の形状等は、応用される形態等を考慮して、設計される。素子電極間隔Lは、好ましくは0.1nmの数十倍から数百μmの範囲とすることができ、より好ましくは、素子電極間に印加する電圧等を考慮して数μmから数十μmの範囲とすることができる。

【0062】素子電極長さWは、電極の抵抗値、電子放出特性を考慮して、数μmから数百μmの範囲とすることができる。

【0063】素子電極2, 3の膜厚dは、0.1nmの
30 数百倍から数百μmの範囲とすることができる。

【0064】尚、図1に示した構成だけでなく、基板1上に、導電性膜4、対向する素子電極2, 3の順に積層した構成とすることもできる。

【0065】〔導電性膜〕導電性膜4には、良好な電子放出特性を得るために、微粒子で構成された微粒子膜を用いるのが好ましい。

【0066】また、その膜厚は、素子電極2, 3へのステップカバレッジ、素子電極2, 3間の抵抗値、及び後述するフォーミング条件等を考慮して適宜設定される
40 が、通常は、0.1nmの数倍から0.1nmの数十倍の範囲とするのが好ましく、より好ましくは1nmより50nmの範囲とするのが良い。

【0067】また、その抵抗値は、R_sが10²から10⁷Ω/□の値である。なおR_sは、厚さがt、幅がwで長さが1の薄膜の抵抗Rを、 $R = R_s (1/w)$ とおいたときに表わされる数値である。

【0068】本願明細書において、フォーミング処理については、通電処理を例に挙げて説明するが、フォーミング処理はこれに限られるものではなく、膜に亀裂を生
50

12

じさせて高抵抗状態を形成する処理を包含するものである。

【0069】導電性膜4を構成する材料としては、Pd, Pt, Ru, Ag, Au, Ti, In, Cu, Cr, Fe, Ni, Zn, Sn, Ta, W, Pb等の金属、PdO, SnO₂, In₂O₃, PbO, Sb₂O₃等の酸化物、HfB₂, ZrB₂, LaB₆, CeB₆, YB₄, Gd₂B₄等の硼化物、TiC, ZrC, HfC, TaC, SiC, WC等の炭化物、TiN, ZrN, HfN等の窒化物、Si, Ge等の半導体、カーボン等の中から適宜選択される。このうち、触媒性金属であるPd, Pt等の白金族や、Ni, Co, Fe等の鉄族は、良質の炭素を容易に形成する上では、好ましい。

【0070】〔微粒子〕次に、ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造は、微粒子が個々に分散した状態、あるいは微粒子が互いに隣接、あるいは重なり合った状態（いくつかの微粒子が集合し、全体として島状構造を形成している場合も含む）をとっている。微粒子の粒径は、0.1nmの数
20 倍から0.1nmの数千倍の範囲、好ましくは、1nmから20nmの範囲である。

【0071】なお、本明細書では頻繁に「微粒子」という言葉を用いるので、その意味について説明する。

【0072】小さな粒子を「微粒子」と呼び、これよりも小さなものを「超微粒子」と呼ぶ。「超微粒子」よりもさらに小さく原子の数が数百個程度以下のものを「クラスター」と呼ぶことは広く行われている。

【0073】しかしながら、それぞれの境は厳密なものではなく、どの様な性質に注目して分類するかにより変化する。また「微粒子」と「超微粒子」を一括して「微粒子」と呼ぶ場合もあり、本明細書中での記述はこれに沿ったものである。

【0074】「実験物理学講座14 表面・微粒子」（木下是雄 編、共立出版 1986年9月1日発行）では、次のように記述されている。

【0075】「本稿で微粒子と言うときにはその直径がだいたい2~3μm程度から10nm程度までとし、特に超微粒子というときは粒径が10nm程度から2~3nm程度までを意味することにする。両者を一括して単に微粒子と書くこともあって決して厳密なものではなく、だいたいの目安である。粒子を構成する原子の数が2個から数十~数百個程度の場合はクラスターと呼ぶ。」（195ページ22~26行目）。

【0076】付言すると、新技術開発事業団の“林・超微粒子プロジェクト”での「超微粒子」の定義は、粒径の下限はさらに小さく、次のようなものであった。

【0077】「創造科学技術推進制度の“超微粒子プロジェクト”（1981~1986）では、粒子の大きさ（径）がおおよそ1~100nmの範囲のものを“超微粒子”（ultra fine particle）と呼
50

ぶことにした。すると 1 個の超微粒子は、およそ $100 \sim 10^8$ 個くらいの原子の集合体ということになる。原子の尺度でみれば、超微粒子は大～巨大粒子である。」

（「超微粒子—創造科学技術—」林主税、上田良二、田崎明 編；三田出版 1988 年 2 ページ 1～4 行目）「超微粒子よりさらに小さいもの、すなわち原子が数個～数百個で構成される 1 個の粒子は、ふつうクラスターと呼ばれる」（同書 2 ページ 12～13 行目）。

【0078】上記のような一般的な呼び方を踏まえて、本明細書において、「微粒子」とは、多数の原子・分子の集合体で、粒径の下限は、 0.1 nm の数倍～ 1 nm 程度、上限は数 $\mu \text{ m}$ 程度のものを指すこととする。

【0079】「電子放出素子の製造方法の説明」次に、本発明の製造方法について説明する。図 3 に、本発明の製造方法のフロー図を示す。

【0080】「電子放出素子の第 1 の製造方法」本発明の電子放出素子の第 1 の製造方法は、

1) (素子電極／導電性膜形成工程) 基体上に配置された一対の電極に、接続された導電性膜を形成するステップ；

2) (フォーミング工程) 該導電性膜に亀裂を形成するステップ；

3) (活性化工程) 該基体に、炭素を有する材料を導入し、通電を行い、該炭素を形成するステップ；

4) (安定化工程 1) 該基体を酸素を有する雰囲気中で、加熱あるいは、プラズマを発生し、該炭素体の表面に酸素を終端するステップ；

5) (低仕事関数材料終端工程) 該基体に、低仕事関数材料を被覆するステップ；

6) (安定化工程 2) 該基体を、加熱するステップ；を有する電子放出素子の製造方法である。

【0081】まず、工程 1) では、基体 1 を洗剤、純水および有機溶剤等を用いて十分に洗浄し、真空蒸着法、スパッタ法等により素子電極材料を堆積後、例えばフォトリソグラフィ技術を用いて基板 1 上に素子電極 2, 3 を形成する。

【0082】次に、素子電極 2, 3 を設けた基体 1 に、有機金属溶液を塗布して、有機金属薄膜を形成する。有機金属溶液には、前述の導電性膜 4 の材料の金属を主元素とする有機金属化合物の溶液を用いることができる。有機金属薄膜を加熱焼成処理し、リフトオフ、エッチング等によりパターンニングし、導電性薄膜 4 を形成する。

【0083】ここでは、有機金属溶液の塗布法を挙げて説明したが、導電性薄膜 4 の形成法はこれに限られるものでなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピンナー法、インクジェット法等を用いることもできる。

【0084】つづいて、工程 2) において、フォーミング工程を施す。このフォーミング工程の方法の一例として通電処理による方法を説明する。素子電極 2, 3 間

に、不図示の電源を用いて、通電を行うと、導電性薄膜 4 の部位に、構造の変化した電子放出部 5 が形成される。通電フォーミングによれば導電性薄膜 4 に局部的に破壊、変形もしくは変質等の構造の変化した部位が形成される。該部位が電子放出部 5 を構成する。通電フォーミングの電圧波形の例を図 4 に示す。

【0085】電圧波形は、パルス波形が、好ましい。これにはパルス波高値を定電圧としたパルスを連続的に印加する手法とパルス波高値を増加させながら、電圧パルスを印加する手法がある。その印加するパルス波形は、図 4 に一例を示す。

【0086】図 4 (a) における T1 及び T2 は電圧波形のパルス幅とパルス間隔である。通常 T1 は 1 マイクロ秒～10 ミリ秒、T2 は、10 マイクロ秒～100 ミリ秒の範囲で設定される。三角波の波高値（通電フォーミング時のピーク電圧）は、表面伝導型電子放出素子形態に応じて適宜選択される。このような条件のもと、例えば、数秒から数十分間電圧を印加する。パルス波形は三角波に限定されるものではなく、矩形波など所望の波形を採用することができる。

【0087】図 4 (b) における T1 及び T2 は、図 4 (a) に示したのと同様とすることができる。三角波の波高値（通電フォーミング時のピーク電圧）は、例えば 0.1 V ステップ程度ずつ、増加させることができる。

【0088】通電フォーミング処理の終了は、パルス間隔 T2 中に、導電性薄膜 2 を局部的に破壊、変形しない程度の電圧を印加し、電流を測定して検知することができる。例えば 0.1 V 程度の電圧印加により流れる素子電流を測定し、抵抗値を求めて、 $1 \text{ M}\Omega$ 以上の抵抗を示した時、通電フォーミングを終了させる。

【0089】工程 3) において、活性化工程は、有機物質のガスを含む雰囲気中で、通電フォーミングと同様に、パルスの印加を繰り返すことで行うことができる。この雰囲気は、例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機ガスを利用して形成することができる。他、イオンポンプなどにより一旦十分に排気した真空中に適当な有機物質のガスを導入することによっても得られる。

【0090】このときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に応じ適宜設定される。

【0091】また、適当な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン、スルホン酸等の有機酸類等を挙げることが出来、具体的には、メタン、エタン、プロパンなど $\text{C}_n \text{H}_{2n+2}$ で表される飽和炭化水素、エチレン、プロピレンなど $\text{C}_n \text{H}_{2n}$ 等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、

15

エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、蟻酸、酢酸、プロピオン酸等が使用できる。

【0092】この処理により、雰囲気中に存在する有機物質から、炭素あるいは炭素化合物が素子上に堆積し、素子電流 I_f 、放出電流 I_e が、著しく変化するようになる。

【0093】活性化工程の終了判定は、素子電流 I_f と放出電流 I_e を測定しながら、適宜行う。なおパルス幅、パルス間隔、パルス波高値などは適宜設定される。

【0094】炭素及び炭素化合物とは、例えばグラファイト（いわゆるHOPG¹⁾、PG²⁾、GC³⁾（¹⁾HOPG: High Oriented Pyrolytic Graphite; ²⁾PG: Pyrolytic Graphite 熱分解炭素; ³⁾GC: Glassy Carbon 無定形炭素;）を包含する。HOPGはほぼ完全なグラファイトの結晶構造、PGは結晶粒が200 Å程度で結晶構造がやや乱れたもの、GCは結晶粒が20 Å程度になり結晶構造の乱れがさらに大きくなったものを指す。）、非晶質カーボン（アモルファスカーボン及び、アモルファスカーボンと前記グラファイトの微結晶の混合物を指す）であり、その膜厚は、500 Å以下の範囲とするのが好ましく、300 Å以下の範囲とすることがより好ましい。

【0095】工程4）においては、安定化工程1を行う。前述の活性化工程において、亀裂およびその近傍に形成された炭素および炭素化合物のうち、中間生成物を除去し、グラファイト等の炭素を残し、残した炭素と酸素との結合を形成し終端する工程である。安定化工程1においては、炭素および炭素化合物の反応性ガスの酸素に対する耐性差を利用し、導入した有機ガスおよび、活性化工程で形成された中間生成物は、除去される。酸素、大気、あるいは酸素、窒素の混合ガス等がガス種として用いることができ、その分圧等は、ガス種に応じて、減圧、常圧下で適宜設定される。

【0096】従って、安定化工程1によれば、半重合物、中間生成物、炭素化合物等が、混合した状態で、活性化を終了した場合においても、半重合物、中間生成物が除去され、亀裂およびその近傍に形成された炭素が保存されるので、半重合物、中間生成物から発生するガスに起因して、発生する放電、寿命の短縮、素子特性の不安定性等の駆動中に生ずる様々な問題が解消される。さらに、亀裂およびその近傍の炭素の表面と酸素が、結合する。こうして、次工程の低仕事関数材料と結合する酸素が炭素に結合した状態の表面となる。

【0097】尚、活性化工程で形成されたグラファイトは、大気中、500℃程度から除去されるが、中間生成物は、200℃位から除去され始める。400℃では、ほぼ完全に中間生成物は除去される。こうして、電子放

16

出素子が、駆動した際にガスを発生し、放電等の要因となる中間生成物が除かれ、素子特性が安定する。

【0098】ここであげた温度は、あくまでも、大気中でかつ十分に厚い膜の場合であり、薄膜化していくと、低下傾向にある。このため、加熱温度、酸素分圧は、条件に合わせて設定される。また、加熱温度を高温にし、酸素を低分圧にすることで、加熱温度を低温にし、酸素分圧を上げることで、同様の安定化工程条件に設定できる。

10 【0099】工程5）は、低仕事関数材料終端工程である。真空蒸着等の公知の方法で、低仕事関数材料である、アルカリ金属、アルカリ土類金属、又は希土類を製膜する。この工程では、数原子層以上の被膜が形成され、最終的に残存する低仕事関数材料に比べ、過剰に存在した状態である。また、この際、活性化工程で形成された炭素体の亀裂を維持し、素子電流の非線形性を維持するために、活性化工程同様、素子には、パルス状電圧を印加し駆動した方が好ましい。

20 【0100】工程6）は、安定化工程2である。本工程では、工程5で形成した低仕事関数材料の被膜の過剰分を真空中で加熱することで除く工程である。過剰の低仕事関数材料は、蒸気圧が高いため、加熱することで容易に取り除ける。一方、酸素と結合した低仕事関数材料は、分極した結合エネルギーが増加し、安定した低仕事関数材料面を形成する。

30 【0101】この工程は、真空容器内の有機物質を排気する工程である。真空容器を排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的には、ソーブションポンプ、イオンポンプ等の真空排気装置を挙げることが出来る。

40 【0102】工程4）の安定化工程1以降においては、真空容器内の有機成分の分圧は、上記の炭素及び炭素化合物がほぼ新たに堆積しない分圧で 1×10^{-8} Torr以下が好ましく、さらには 1×10^{-10} Torr以下が特に好ましい。さらに真空容器内を排気するときには、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気しやすくするのが好ましい。このときの加熱条件は、80～200℃¹⁾（¹⁾吸着ガスの脱離のみを考えると、温度は高い方がよい。電子源などへの熱によるダメージを考慮して80～200℃としたが、電子源の耐熱性が上がれば、当然もっと高温にしても良い。）で5時間以上が望ましいが、特にこの条件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選ばれる条件により行う。真空容器内の圧力は極力低くすることが必要で、 $1 \sim 3 \times 10^{-7}$ Torr以下が好ましく、さらに 1×10^{-8} Torr以下が特に好ましい。

50 【0103】安定化工程2を行った後の、駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好

ましいが、これに限るものではなく、有機物質が十分除去されていれば、真空度自体は多少低下しても十分安定な特性を維持することが出来る。

【0104】このような真空雰囲気を採用することにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、低仕事関数材料表面の仕事関数の変動が抑制され、素子電流 I_f 、放出電流 I_e が、安定する。

【0105】【電子放出素子の第2の製造方法】次に、本発明の第2の製造方法を図3を参照しながら説明する。

【0106】1) (素子電極／導電性膜形成工程) 基体上に配置された一対の電極に、接続された導電性膜を形成するステップ

2) (活性化工程～有機材料付与工程) 該導電性膜に、炭素を有する材料を付与するステップ

3) (フォーミング工程) 該導電性膜に亀裂を形成するステップ

4) (活性化工程～炭化工程) 通電あるいは通電と併用された熱によって、該亀裂に炭素を形成するステップ

5) (安定化工程1) 該基体を酸素を有する雰囲気中で、加熱あるいは、プラズマを発生し、該炭素体の表面に酸素を終端する

6) (低仕事関数材料終端工程) 該基体に、低仕事関数材料を被覆するステップ

7) (安定化工程2) 該基体を、加熱する

また、本発明の第2の製造方法は、前述の導電性膜のフォーミングを行う前の素子に有機材料を塗布し、通電フォーミングを行った後、素子への通電処理、あるいは、局所的、あるいは、全体的加熱と通電処理により、重合、炭素化する活性化工程を行い、素子特性を改善するものである。尚、通電フォーミングを行い亀裂を形成した後、活性化工程は、通電で行われるから、通電フォーミングで形成された導電性膜の亀裂に電場の集中が起これ、その亀裂の端部に通電エネルギーが集中するため、容易に、塗布された有機材料は、炭化され、また、この通電エネルギーとつりあった炭素材料からなる亀裂が亀裂導電性膜の亀裂の内側に形成されると考えられる。したがって、素子電流、放出電流の素子電圧に対する非線形特性が達成される。

【0107】ここで、有機材料としては、熱硬化性樹脂あるいは電子線ネガレジストが、好ましく用いられる。

【0108】熱硬化性樹脂としては、第1に、フルフリールアルコール、フラン樹脂、フェノール樹脂等を適当な溶媒で溶解した半重合物を、好ましくは、用いる。これらの材料は、一般に、ガラス状炭素を熱的に形成することが良く知られている。ここで、ガラス状炭素とは、一般的に、結晶子寸法が小さく、乱層構造であり、微細組織としては、無配向組織をとっているものを指し、一般的に高い硬度および緻密性が高いと言われているものである。これらの材料特性は、表面伝導型電子放出素子

にとっても、寿命、放電等に対して効果的なものであるからである。

【0109】第2に、ポリアクリルニトリル、レーヨン等を、好ましくは、用いる。たとえば、ポリアクリルニトリルの場合、炭素化工程において、その分子骨格がそのまま炭素面に受け継がれるために、容易に、グラファイトを形成する。グラファイトもまた、表面伝導型電子放出素子の特性に有利な材料である。

【0110】また、電子線ネガレジストとしては、メタクリル酸グリシジル-アクリル酸エチル共重合体、ポリフタル酸ジアリル、アクリル酸グリシジルスチレン共重合体、ポリイミド系ワニス、エポキシ化1, 4-ポリブタジエン、ポリメタクリル酸グリシジル等があげられ、とりわけ、ネガレジストの感度に優れるこれらメタクリル酸グリシジル-アクリル酸エチル共重合体、エポキシ化1, 4-ポリブタジエンが好ましい。

【0111】電子線ネガレジストは、電子線によって容易に活性化されるために、後述する炭素化工程で有利である。また、本発明の表面伝導型電子放出素子を駆動する際にも、仮に、後述する安定化工程が不十分の場合にも、電子線によって、重合、炭素化が進むために、放電の防止等にも効果的である。

【0112】これら有機材料を、重合、炭素化するには、以下の方法がある。

【0113】第1に、素子電極に、図4(a)、(b)に示されるパルス状の電圧を繰り返し与える通電処理とでなされる。パルス状の電圧波形は、図4(a)に示される矩形波だけでなく、図4(b)に示される1パルス毎に素子電極2, 3に印加される三角波等でもよく、また、パルス電圧の極性を反転することで、通電方向を反転してもよい。また、そのパルス幅 T_1 、パルス周期 T_2 、波高値は、重合、炭素化に必要な熱、電子線等のエネルギーを設定するもので、適宜設定される。この通電時間は、素子の特性、ここでは、容易に測定できる素子電流によって、活性化工程の進行状態を知り、設定される。また、パルス波形を、活性化時間中に変えても良い。

【0114】尚、炭素の形成は、通電方向への依存性があり、高電位を印加した側に主に形成される。このため、通電方向を反転しながら行うと導電性膜の亀裂の内側に、通電方向の依存性がなく形成される。

【0115】第2に、第一の方法である通電処理と同時に、レーザーによる電子放出部近傍の加熱、恒温槽、ベルト炉、赤外炉等の全体加熱によっても良い。この際の温度は、レーザーの場合、パワー、パルス時間等で設定し、上述の材料によって、適宜設定される。尚、本炭素化工程は、通電による方法と外部加熱のエネルギーの合計で、行われるので、第一の方法である通電処理でのエネルギーより十分低くて良い。また、本発明で用いた材料は、当然のことながら、気体でなく、半重合物等の固

体であるので、有機気体を用いた従来の活性化では、加熱すると、活性化速度が落ちるが、むしろ活性化速度が増加する。このことは、活性化工程での炭化が、亀裂近傍に存在する（吸着あるいは、塗布された）有機材料を炭素化していることを示唆していると考えられる。このため、気体の有機材料から、亀裂近傍への有機材料の吸着は、加熱すると抑制され、活性化速度は、減少すると考えられる。ここで、活性化速度とは、ある素子電流あるいは放出電流に到達するための時間から定義されるもので、活性化速度が小であれば、活性化時間が長くなり、製造法上不利である。活性化速度が大であれば、活性化時間が短くなり、製造法上有利である。

【0116】安定化工程以降の工程は、第1の製造方法と同様である。

【0117】〔電子放出素子の素子電流 I_f 、放出電流 I_e 、素子電圧 V_f の特性〕図10は、真空処理装置を用いて測定された放出電流 I_e 、素子電流 I_f と素子電圧 V_f の関係を模式的に示した図である。図10においては、放出電流 I_e が素子電流 I_f に比べて著しく小さいので、任意単位で示している。なお、縦・横軸ともリニアスケールである。

【0118】図10からも明らかなように、本発明を適用可能な表面伝導型電子放出素子は、出電流 I_e に関して三つの特徴的な性質を有する。

【0119】即ち、

(i) 本素子は、ある電圧（しきい値電圧と呼ぶ、図10中の V_{th} ）以上の素子電圧を印加すると急激に放出電流 I_e が増加し、一方しきい値電圧 V_{th} 以下では放出電流 I_e がほとんど検出されない。つまり、放出電流 I_e に対する明確なしきい値電圧 V_{th} を持った非線形素子である。

【0120】(ii) 放出電流 I_e が素子電圧 V_f に単調増加依存するため、放出電流 I_e は素子電圧 V_f で制御できる。

【0121】(iii) アノード電極54に捕捉される放出電荷は、素子電圧 V_f を印加する時間に依存する。つまり、アノード電極54に捕捉される電荷量は、素子電圧 V_f を印加する時間により制御できる。

【0122】以上の説明より理解されるように、本発明を適用可能な表面伝導型電子放出素子は、入力信号に応じて、電子放出特性を容易に制御できることになる。この性質を利用すると複数の電子放出素子を配して構成した電子源、画像形成装置等、多方面への応用が可能となる。

【0123】図10においては、素子電流 I_f が素子電圧 V_f に対して単調増加する（以下、「MI特性」という。）例を実線に示した。素子電流 I_f が素子電圧 V_f に対して電圧制御型負性抵抗特性（以下、「VCNR特性」という。）を示す場合もある（不図示）。これら特性は、前述の工程を制御することで制御できる。

【0124】〔電子源の構成〕本発明を適用可能な電子放出素子の応用例について以下に述べる。本発明を適用可能な表面伝導型電子放出素子の複数個を基板上に配列し、例えば電子源あるいは、画像形成装置が構成できる。

【0125】電子放出素子の配列については、種々のものが採用できる。

【0126】一例として、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）で、該電子放出素子の上方に配した制御電極（グリッドとも呼ぶ）により、電子放出素子からの電子を制御駆動するはしご状配置のものがある。これとは別に、電子放出素子をX方向及びY方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方を、X方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方を、Y方向の配線に共通に接続するものが挙げられる。このようなものは所謂単純マトリクス配置である。まず単純マトリクス配置について以下に詳述する。

【0127】本発明を適用可能な表面伝導型電子放出素子については、前述したとおり (i) 乃至 (iii) の特性がある。即ち、表面伝導型電子放出素子からの放出電子は、しきい値電圧以上では、対向する素子電極間に印加するパルス状電圧の波高値と巾で制御できる。一方、しきい値電圧より低い電圧では、殆ど放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子に、パルス状電圧を適宜印加すれば、入力信号に応じて、表面伝導型電子放出素子を選択して電子放出量を制御できる。

【0128】〔単純マトリクス配置の電子源〕以下この原理に基づき、本発明を適用可能な電子放出素子を複数配して得られる電子源基板について、図11を用いて説明する。図11において、171は電子源基板、172はX方向配線、173はY方向配線である。174は表面伝導型電子放出素子、175は結線である。尚、表面伝導型電子放出素子174は、前述した平面型あるいは垂直型のどちらであってもよい。

【0129】m本のX方向配線172は、 $Dx1$, $Dx2$, ..., Dxm となり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、巾は、適宜設計される。Y方向配線173は、 $Dy1$, $Dy2$, ..., Dyn のn本の配線よりなり、X方向配線172と同様に形成される。これらm本のX方向配線172とn本のY方向配線173との間には、不図示の層間絶縁層が設けられており、両者を電氣的に分離している（m, nは、共に正の整数）。

【0130】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成された SiO_2 等で構成される。例えば、X方向配線172を形成した基板17

21

1の全面或は一部に所望の形状で形成され、特に、X方向配線172とY方向配線173の交差部の電位差に耐え得るように、膜厚、材料、製法が、適宜設定される。X方向配線172とY方向配線173は、それぞれ外部端子として引き出されている。

【0131】表面伝導型電子放出素子174を構成する一対の電極（不図示）は、m本のX方向配線172とn本のY方向配線173と導電性金属等からなる結線175によって電氣的に接続されている。

【0132】配線172と配線173を構成する材料、結線175を構成する材料及び一対の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【0133】X方向配線172には、X方向に配列した表面伝導型電子放出素子174の行を、選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線173には、Y方向に配列した表面伝導型電子放出素子174の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0134】上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0135】[単純マトリクス配置の電子源を用いて構成した画像形成装置]このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図12と図13及び図14を用いて説明する。図12は、画像形成装置の表示パネルの一例を示す模式図であり、図13は、図12の画像形成装置に使用される蛍光膜の模式図である。図14は、NTSC方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図である。

【0136】[単純マトリクス配置の電子源を用いて構成した画像形成装置の構成]図12において、141は電子放出素子を複数配した電子源基板、145は電子源基板141を固定したリアプレート、150はガラス基板147の内面に蛍光膜148とメタルバック149等が形成されたフェースプレートである。146は支持枠であり、該支持枠146には、リアプレート145、フェースプレート150がフリットガラス等を用いて接続されている。外囲器は、フェースプレート150、支持枠146、リアプレート145で構成され、例えば大気中あるいは、窒素中で、400～500度の温度範囲で10分以上焼成することで、封着して構成される。

22

【0137】110は、電子放出部である。143、144は、表面伝導型電子放出素子の一対の素子電極と接続されたX方向配線及びY方向配線である。

【0138】リアプレート145は主に基板141の強度を補強する目的で設けられるため、基板141自体で十分な強度を持つ場合は別体のリアプレート145は不要とすることができる。即ち、基板141に直接支持枠146を封着し、フェースプレート150、支持枠146及び基板141で外囲器を構成しても良い。一方、フェースプレート150、リアプレート145間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度を持つ外囲器を構成することもできる。

【0139】[蛍光膜の構成]図13は、蛍光膜を示す模式図である。蛍光膜148は、モノクロームの場合は蛍光体のみから構成することができる。カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電材61と蛍光体62とから構成することができる。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体62間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜148における外光反射によるコントラストの低下を抑制することにある。ブラックストライプの材料としては、通常用いられている黒鉛を主成分とする材料の他、導電性があり、光の透過及び反射が少ない材料を用いることができる。ガラス基板147に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈澱法、印刷法等が採用できる。蛍光膜148の内面側には、通常メタルバック149が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をフェースプレート150側へ鏡面反射させることにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージから蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化处理（通常、「フィルミング」と呼ばれる。）を行い、その後A1を真空蒸着等を用いて堆積させることで作製できる。

【0140】フェースプレート150には、更に蛍光膜148の導電性を高めるため、蛍光膜148の外面側に透明電極（不図示）を設けてもよい。

【0141】前述の封着を行う際には、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせが求められる。

【0142】[画像形成装置の製造方法]図12に示した画像形成装置は、例えば以下のようにして製造される。

【0143】外囲器は、前述の安定化工程と同様に、適宜加熱しながら、イオンポンプ、ソーブションポンプな

23

どのオイルを使用しない排気装置により不図示の排気管を通じて排気し、 10^{-7} Torr程度の真空度の有機物質の十分少ない雰囲気にした後、封止が成される。外囲器の封止後の真空度を維持するために、ゲッター処理を行うこともできる。これは、外囲器の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等を用いた加熱により、外囲器内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、たとえば 1×10^{-5} ないしは 1×10^{-7} Torrの真空度を維持するものである。ここで、表面伝導型電子放出素子のフォーミング処理以降の工程は、適宜設定できる。

【0144】[画像形成装置の駆動回路]次に単純マトリクス配置の電子源を用いて構成した表示パネルに、NTSC方式のテレビ信号に基づいたテレビジョン表示を行うための駆動回路の構成例について、図14を用いて説明する。

【0145】図14において、101は画像表示パネル、102は走査回路、103は制御回路、104はシフトレジスタである。105はラインメモリ、106は同期信号分離回路、107は変調信号発生器、VxおよびVaは直流電圧源である。

【0146】表示パネル101は、端子Dox1乃至Doxm、端子Doy1乃至Doyn、及び高圧端子Hvを介して外部の電気回路と接続している。端子Dox1乃至Doxmには、表示パネル内に設けられている電子源、即ち、M行N列の行列状にマトリクス配線された電子放出素子群を一行(N素子)ずつ順次駆動する為の走査信号が印加される。

【0147】端子Doy1乃至Doynには、前記走査信号により選択された一行の電子放出素子の各素子の出力電子ビームを制御する為の変調信号が印加される。高圧端子Hvには、直流電圧源Vaより、例えば6k[V]の直流電圧が供給されるが、これは電子放出素子から放出される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。

【0148】走査回路102について説明する。同回路は、内部にM個のスイッチング素子を備えたもので（図中、S1乃至Smで模式的に示している）ある。各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0[V]（グラウンドレベル）のいずれか一方を選択し、表示パネル101の端子Dox1乃至Doxmと電気的に接続される。S1乃至Smの各スイッチング素子は、制御回路103が出力する制御信号Tscanに基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成することができる。

【0149】直流電圧源Vxは、本例の場合には電子放出素子の特性（電子放出しきい値電圧）に基づき走査されていない素子に印加される駆動電圧が電子放出しきい

24

値電圧以下となるような一定電圧を出力するように設定されている。

【0150】制御回路103は、外部より入力する画像信号に基づいて適切な表示が行われるように各部の動作を整合させる機能を有する。制御回路103は、同期信号分離回路106より送られる同期信号Tsyncに基づいて、各部に対してTscan及びTsft及びTmryの各制御信号を発生する。

【0151】同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離する為の回路で、一般的な周波数分離（フィルター）回路等を用いて構成できる。同期信号分離回路106により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上Tsync信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は便宜上DATA信号と表した。該DATA信号はシフトレジスタ104に入力される。

【0152】シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路103より送られる制御信号Tsftに基づいて動作する（即ち、制御信号Tsftは、シフトレジスタ104のシフトクロックであるということもできる。）。シリアル/パラレル変換された画像1ライン分（電子放出素子N素子分の駆動データに相当）のデータは、Id1乃至IdnのN個の並列信号として前記シフトレジスタ104より出力される。

【0153】ラインメモリ105は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路103より送られる制御信号Tmryに従って適宜Id1乃至Idnの内容を記憶する。記憶された内容は、I'd1乃至I'dnとして出力され、変調信号発生器107に入力される。

【0154】変調信号発生器107は、画像データI'd1乃至I'dnの各々に応じて電子放出素子の各々を適切に駆動変調する為の信号源であり、その出力信号は、端子Doy1乃至Doynを通じて表示パネル101内の電子放出素子に印加される。

【0155】前述したように、本発明を適用可能な電子放出素子は放出電流Ieに対して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧Vthがあり、Vth以上の電圧を印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出しきい値より低い電圧を印加しても電子放出は生じないが、電子放出しきい値以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値Vmを変化させる事により出力電子ビームの強度を

25

制御することが可能である。また、パルスの幅 P_w を変化させることにより出力される電子ビームの電荷の総量を制御する事が可能である。

【0156】従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器 107 として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。

【0157】パルス幅変調方式を実施するに際しては、変調信号発生器 107 として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0158】シフトレジスタ 104 やラインメモリ 105 は、デジタル信号式のものをアナログ信号式のものを採用できる。画像信号のシリアル／パラレル変換や記憶が所定の速度で行われれば良いからである。

【0159】デジタル信号式を用いる場合には、同期信号分離回路 106 の出力信号 DATA をデジタル信号化する必要があるが、これには同期信号分離回路 106 の出力部に A/D 変換器を設ければ良い。これに関連してラインメモリ 105 の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器 107 に用いられる回路が若干異なったものとなる。即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器 107 には、例えば D/A 変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器 107 には、例えば高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）及び計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0160】アナログ信号を用いた電圧変調方式の場合、変調信号発生器 107 には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてレベルシフト回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路（VCO）を採用でき、必要に応じて表面伝導型電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0161】このような構成をとり得る本発明を適用可能な画像表示装置においては、各電子放出素子に、容器外端子 $Dox1$ 乃至 $Doxm$ 、 $Doy1$ 乃至 $DoyN$ を介して電圧を印加することにより、電子放出が生ずる。高圧端子 H_v を介してメタルバック 149、あるいは透明電極

（不図示）に高圧を印加し、電子ビームを加速する。加

26

速された電子は、蛍光膜 148 に衝突し、発光が生じて画像が形成される。

【0162】ここで述べた画像形成装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC 方式を挙げたが入力信号はこれに限られるものではなく、PAL、SECAM 方式など他、これよりも、多数の走査線からなる TV 信号（例えば、MUSE 方式をはじめとする高品位 TV）方式をも採用できる。

【0163】[はしご型配置の電子源及び画像形成装置] 次に、はしご型配置の電子源及び画像形成装置について図 15 及び図 16 を用いて説明する。

【0164】[はしご型配置の電子源] 図 15 は、はしご型配置の電子源の一例を示す模式図である。図 15 において、110 は電子源基板、111 は電子放出素子である。112、 $Dx1 \sim Dx_m$ は、電子放出素子 111 を接続するための共通配線である。電子放出素子 111 は、基板 110 上に、X 方向に並列に複数個配されている

（これを素子行と呼ぶ）。この素子行が複数個配されて、電子源を構成している。各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。即ち、電子ビームを放出させたい素子行には、電子放出しきい値以上の電圧を、電子ビームを放出しない素子行には、電子放出しきい値以下の電圧を印加する。各素子行間の共通配線 $Dx2 \sim Dx9$ は、例えば $Dx2$ 、 $Dx3$ を同一配線とすることもできる。

【0165】[はしご型配置の電子源を用いた画像形成装置] 図 16 は、はしご型配置の電子源を備えた画像形成装置におけるパネル構造の一例を示す模式図である。120 はグリッド電極、121 は電子が通過するため空孔、122 は $Dox1$ 、 $Dox2$ 、 \dots 、 $Doxm$ よりなる容器外端子である。123 は、グリッド電極 120 と接続された $G1$ 、 $G2$ 、 \dots 、 Gn からなる容器外端子、124 は各素子行間の共通配線を同一配線とした電子源基板である。ここに示した画像形成装置と、図 12 に示した単純マトリクス配置の画像形成装置との大きな違いは、電子源基板 110 とフェースプレート 86 の間にグリッド電極 120 を備えているか否かである。

【0166】図 16 においては、基板 110 とフェースプレート 86 の間には、グリッド電極 120 が設けられている。グリッド電極 120 は、表面伝導型電子放出素子から放出された電子ビームを変調するためのものであり、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して 1 個ずつ円形の開口 121 が設けられている。グリッドの形状や設置位置は図 16 に示したものに限定されるものではない。例えば、開口としてメッシュ状に多数の通過口を設けることもでき、グリッドを表面伝導型電子放出素子の周囲や近傍に設けることもできる。

【0167】容器外端子122およびグリッド容器外端子123は、不図示の制御回路と電氣的に接続されている。

【0168】本例の画像形成装置では、素子行を1列ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加する。これにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0169】本発明の画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることができる。

【0170】〔画像形成装置の製造方法〕次に、画像形成装置の製造時、特に、組立工程における本発明について述べる。本発明の画像形成装置の製造工程と製造装置について説明する。好ましい製造方法の一例のフロー図を図5に示す。本発明では、基体1の電子源基板の製造工程、その検査、基体2のフェイスプレートの製造工程、その検査、電子源基板と画像形成部材を有するフェイスプレートとで真空容器を組み立てる工程とに、分割される。尚、本製造フローは、安定化工程と封着工程を別途設けた例である。表示パネル、画像形成装置の言葉が入り交じるが、駆動回路等設けられる前の形態を表示パネルと呼ぶ。まず、製造方法を説明する。

【0171】〔フェイスプレートの作成工程〕

（工程1）（フェイスプレートの作成と検査）

フェイスプレートは、実施例で詳細に述べるが、蛍光体を、印刷法やスラリー法で、ガラス基板に形成した後、蛍光体のパターンの検査を行う。表示パネルの容器を構成する支持枠を、予め、フェイスプレートの周縁部にフリットガラスにて接着する。また、同時に、大型の表示パネルを構成した場合は、スペーサと呼ばれる耐大気圧構造体を、フェイスプレート側に接着するのが、好ましい。さらに、支持枠のリアプレートとの接着部には、シートフリットを配置する。

【0172】さらに、（フェイスプレートのベーキング工程）フェイスプレートに吸着された水、酸素、CO、CO₂、水素等を除く工程であり、適宜加熱温度と加熱時間が設定され、真空中でベーキングする。

【0173】〔リアプレートの作成工程〕

（工程2）（配線、素子電極、導電性膜の形成工程）

本工程で、基板上に、導電性膜、形成された状態の複数の電子放出素子、配線等を作成する。尚、前述したように、この状態で有機材料が塗布された状態の場合がある。

【0174】さらに、（リアプレートベーキング工程）を行う。リアプレートに吸着された水、CO、CO₂等を除く工程であり、適宜加熱温度と加熱時間が設定され、真空中でベーキングする。

【0175】（工程3）（フォーミング工程）前述のフォーミングを行う。

【0176】（工程4）（活性化工程）前述の有機材料を導入する。

【0177】（工程5）（安定化工程1）前述の安定化工程を行う。

【0178】（工程6）（低仕事関数材料形成工程）前述の低仕事関数材料の被膜の形成を行う。

【0179】（工程7）（安定化工程2）該基体2を加熱する。次に、室温にもどし、素子の検査を行う。

【0180】（工程8）（封着工程）9）該第1の基体と第2の基体を、支持枠、必要に応じて、第1の基体と第2の基体間に耐大気圧支持部材として、スペーサを配設し、真空容器を形成する。

【0181】（工程9）該真空容器を排気しながら、加熱する。

【0182】（工程10）排気管がある場合は、排気管を封止する。ここで、表示パネル内の真空度を維持するために、ゲッタをフラッシュする。

【0183】（工程11）こうして作成した表示パネルの電気検査をする。ここでは、各素子の素子電流と放出電流や各画素の蛍光体の輝度等を検査する。

【0184】こうして作成した表示パネルを駆動回路、周辺回路等で実装し画像形成装置を完成する。

【0185】このような電子源基板の製造工程は、上述した本発明の表面伝導型電子放出素子製造方法によれば、素子電極の形成、導電性膜の形成、フォーミング工程、活性化工程、安定化工程を終えた段階で、電子源基板が完成するため、各電子放出素子の特性の検査がなされ、電子源としての検査がなされる。従って、電子源とフェイスプレートの検査された良品のみで後工程の組立を行うことができるため、安価な画像形成装置が実現できる。尚、フェイスプレートの製法については、実施例で詳述する。

【0186】〔画像形成装置の製造装置〕次に、図6のブロック図を参照しながら、画像形成装置の本発明の製造方法を実現する製造装置について説明する。

【0187】表示パネルの製造装置は、脱ガスした各部材への水、酸素、水素、CO、CO₂等の再吸着による汚染防止のために、ロードロック方式真空チャンバーから構成される。基本的には、図6に示されるように、

（リアプレートロード室）、（リアプレートベーキング室）、（フォーミング室）、（活性化室）、（安定化1室）、（低仕事関数材料形成室）、（安定化2室）、（封着室）、（フェイスプレートロード室）、（フェイスプレートベーキング室）、（徐冷室）から構成されており、各チャンバーは、チャンバー間をしきられ、各チャンバー間で独立に真空が保持でき、各チャンバーでの工程を終えると次のチャンバーに基板は、搬送される様になっている。リアプレートは、（リアプレートロード

室) から投入され、各工程を行い搬送される。

【0188】一方、フェイスプレートは、(フェイスプレートロード室) から投入され、(フェイスプレートベーク室) を経て、前述の(封着室) に搬送され、安定化工程を終えたリアプレートとで表示パネルが組み立てられる。最後に組み立てられた容器は、徐冷室に搬送され、室温で徐冷される。

【0189】各室、オイルフリーの真空ポンプから構成される排気系を付帯している。また、(フォーミング室) (活性化室) (低仕事関数材料形成室) (安定化室) においては、各電気的処理だけでなく、電気検査も行える。安定化、封着室には、安定化を行うためのガスが導入できる様になっている。また、フォーミング、活性化工程を同一チャンバーで行ったり、安定化工程、封着工程を同一チャンバーで行ったりすることで、工程の短縮の効果等が得られる。

【0190】尚、本製造装置は、一例であり、これに限るわけではなく、前述の各工程を満足すれば良い。

【0191】

【実施例】

【実施例1】本発明の第1実施例は、図1に示した構成の表面伝導型電子放出素子に関し、比較例としての表面伝導型電子放出素子も作成した。

【0192】以下、本発明の製造方法の手順を示す図である図3を参照しながら、本発明を具体的に説明する。本発明の表面伝導型電子放出素子を形成する基板を1-A基板、比較例の表面伝導型電子放出素子を形成する基板を1-B, C, D基板とこれ以降呼ぶ。尚基板上には、同一形状の素子が、4個形成される。まず、基板Aの工程を示す。

【0193】工程1) (基板洗浄/素子電極形成工程) 基板1を洗剤、純水および有機溶剤により十分に洗浄後、スパッタ法により、Ptを素子電極材料として、素子電極5, 6を、マスクを用いて、基板A, Bにそれぞれ300オングストローム堆積した。また素子電極間隔L1、導電性膜の幅Wは、それぞれ、10 μ m、100 μ mとした。

【0194】工程2) (導電性膜形成工程) 基板1上に設けられた素子電極2と素子電極3との間に、バブルジェット法と呼ばれるインクジェット法で、モノエタノールアミン-酢酸パラジウム水溶液の液滴を付与した後、大気中で、加熱分解した。尚、インクジェット法で付与した液滴を加熱分解した形状は、110 μ mのほぼ円形であった。この後、有機金属薄膜を300℃で10分間大気中で加熱焼成処理した。

【0195】工程3) (フォーミング工程) つづいて、基板1-Aを、図7の真空処理装置に、設置し、真空排気後、フォーミングと呼ばれる通電処理を、素子電極2, 3間に不図示の電源によりパルス状電圧を印加して通電処理を行った。

【0196】なお、フォーミング電圧波形は、パルス幅T1を1ミリ秒とパルス間隔T2を10ミリ秒の矩形波で、パルス波高値を次第に増加させながら、10の-5乗Pa真空雰囲気下で行った。

【0197】尚、図7の真空処理装置は測定評価装置としての機能をも兼ね備えている。図7においても、図1に示した部位と同じ部位には図1に付した符号と同一の符号を付している。図7において、75は真空容器であり、76は排気ポンプである。真空容器75内には電子放出素子が配されている。即ち、1は電子放出素子を構成する基体であり、2及び3は素子電極、4は導電性薄膜、5は電子放出部である。71は、電子放出素子に素子電圧Vfを印加するための電源、70は素子電極2, 3間の導電性薄膜4を流れる素子電流Ifを測定するための電流計、74は素子の電子放出部より放出される放出電流Ieを捕捉するためのアノード電極である。73はアノード電極74に電圧を印加するための高圧電源、72は素子の電子放出部5より放出される放出電流Ieを測定するための電流計である。

【0198】真空容器75内には、不図示の真空計等の真空雰囲気下での測定に必要な機器が設けられていて、所望の真空雰囲気下での測定評価を行えるようになっている。排気ポンプ76は、ターボポンプ、ロータリーポンプからなる通常の高真空装置系と更に、イオンポンプ等からなる超高真空装置系とにより構成されている。ここに示した電子源基板を配した真空処理装置の全体は、不図示のヒーターにより500℃まで加熱できる。従って、この真空処理装置を用いると、前述の通電フォーミング以降の工程も行うことができる。

【0199】工程4) (活性化工程) 次に、真空処理装置に、ベンゾニトリルを10の-4乗Pa導入し、駆動電圧15V、図4(a)のT1=1ms、T2=10msの矩形波パルスで、10の-5乗Paの真空度で、30分通電した。この間、素子電流Ifを測定した。素子電流Ifは、通電時間とともに増加し、30分後には、2.2mAに達した。

【0200】工程5) (安定化工程1) 次に、図7の真空処理装置に、酸素を1Paで、430℃で10分間熱処理を行った。

【0201】工程6) (低仕事関数材料終端工程) 真空蒸着法で、低仕事関数材料のCsを基体に蒸着した。この際、素子を、工程4)と同様に、15Vの矩形波パルスで駆動した。

【0202】工程7) (安定化工程2) 次に、基体を、真空排気しながら、10時間、250℃で、加熱した。その後、室温に戻し、各表面伝導型電子放出素子の素子電流If、及び放出電流Ieを測定した。

【0203】[比較例] 次に、比較例の基板1-B, C, Dの工程を述べる。

【0204】比較例の基板Bは、工程1~4まで実施例

と同様で、工程 5) (安定化工程 1)、工程 6) (低仕事関数材料終端工程)を行わず、工程 7) (安定化工程 2)を行った。その後、室温に戻し、各表面伝導型電子放出素子の素子電流 I_f 、及び放出電流 I_e を測定した。

【0205】基板 C は、工程 5) を除き、工程 1) ~ 7) を行った。

【0206】基板 D は、工程 1) ~ 6) を行い、工程 7) では、加熱しないで、10 時間真空排気した。

【0207】[結果] その後、各表面伝導型電子放出素子の素子電流 I_f 、及び放出電流 I_e を測定した。

【0208】基板 A、B、C の素子とも測定条件は、同一で、アノード電極の電圧は 1 kV、アノード電極と電子放出素子との距離 H は 5 mm、測定素子電圧 15 V で測定した。

【0209】基板 B では、素子電流 I_f は、1.0 mA、放出電流 I_e は、1.0 μ A であった。

【0210】基板 C では、素子電流 I_f は、1.0 mA、放出電流 I_e は、1.0 μ A であった。

【0211】また、本発明の基板 A では、素子電流 I_f は、3.0 mA、放出電流 I_e は、5.5 μ A と、基板 B、C の素子と比較し、素子電流 I_f 、放出電流 I_e が増加した。

【0212】基板 D の素子は、測定初期の電流値は、基板 A の素子と基板 B、C の素子の中間的値だが、測定中に不安定であった。

【0213】次に、基板 1-A、B、C、D とも、電子顕微鏡、ラマン分光法等電子放出部 5 を観察した。

【0214】電子顕微鏡で観察した基板 1-A ~ D の素子の電子放出部の形態は、図 8 (a) ~ (d) にそれぞれ示す (尚、各図面上、左側が高電位側、右側が低電位側である。)

【0215】基板 1-A の素子では、図 8 (a) に示すように、素子への電圧の印加方向に依存して、特に、亀 *

表 1

基 板	工 程	放出電流 I_e (μ A) 素子電流 I_f (mA)	形 態 等
1-A	工程 1) ~ 7)	I_e 5 μ A I_f 3 mA	グラファイトからなる亀裂。 導電性膜上に C なし。亀裂のみ Cs 検出
1-B	工程 1) 2) 3) 4) 7) (工程 5) 6) 行わず)	I_e 1 μ A I_f 1 mA	亀裂、導電性膜に C の被膜。 Cs 検出限界以下
1-C	工程 1) 2) 3) 4) 6) 7) (工程 5) 行わず)	I_e 1 μ A I_f 1 mA	亀裂、導電性膜に C の被膜。 Cs 検出限界以下
1-D	工程 1) 2) 3) 4) 5) 6) (工程 7) は、加熱せず)	不安定	グラファイトからなる亀裂。 導電性膜上に C なし。素子、 基板全体に Cs 検出

以上のことから、次の様なことが推定される。

【0224】1) 工程 4) で形成された炭素被膜は、亀

* 裂の高電位側を主として、被膜が形成されていた。更に高倍率で観察すると、この被膜は、金属微粒子の周囲及び微粒子間にも形成されているようであった。

【0216】一方、基板 1-B の素子では、図 8 (b) に示すように、素子への電圧の印加方向に依存して、特に、亀裂、導電性膜被膜の高電位側に被膜が形成されていた。

【0217】また、基板 1-C の素子では、図 8 (c) に示すように、素子への電圧の印加方向に依存して、特に、亀裂、導電性膜被膜の高電位側に被膜が形成されていた。

【0218】また、基板 1-D の素子では、図 8 (d) に示すように、基板 A の素子と同様に、炭素は亀裂のみに形成され、導電性膜上にはないが、過剰の Cs で全体が覆われていた。

【0219】更に、透過型電子顕微鏡、ラマン分光法で観察すると、基板 1-A、D の素子では、その被膜は、グラファイトからなることが、判明した。一方、基板 1-B、C においては、グラファイトおよび、炭化水素化合物が観察された。

【0220】次に、ESCA により、Cs の評価を行った。基板 1-A においては、亀裂近傍のグラファイト被膜に Cs が存在し、基板を含めそれ以外の箇所には検出されなかった。図 8 (a) 中、斜線部が炭素、その表面に炭素-O-Cs の存在が示されている。

【0221】一方、基板 1-B においては、Cs は全領域において、検出限界以下であった。基板 1-C では、Cs は検出限界以下であった。基板 1-D においては、基板全体に Cs が検出された。図 8 (d) に示される様に、斜線部の炭素上に、過剰の Cs が存在する。

【0222】以上の結果を表 1 に示す。

【0223】

【表 1】

裂と導電性膜上に分布するが、亀裂部分はグラファイトであるが、導電性膜上の部分は、炭化水素化合物であ

る。

【0225】2) 工程4) で形成された炭素被膜は、加熱中の低圧の酸素中の駆動で、グラファイトは残留するが、炭化水素化合物は除去される。

【0226】3) 工程5) の酸素処理と工程7) の加熱排気により、グラファイトは、安定な低仕事関数材料面を形成し、その結果放出電流 I_e は増加となる。

【0227】4) 工程5) の酸素処理と工程7) の室温排気によれば、グラファイトは、不安定な低仕事関数材料面を形成し、その結果、放出電流は不安定となる。

【0228】【実施例2】本実施例は、金属微粒子の金属を P_t とし、実施例1の工程7) の加熱温度を 100°C ~ 300°C まで変化させ、実施例1と同様の測定観察を行った。

【0229】以下、順を追って製造方法の説明を図1に基づいて説明する。

【0230】実施例1とは、工程1) と工程7) が異なるが、工程2) ~ 工程6) は、実施例1と同様である。

【0231】工程1) 実施例1と同様にして、素子電極を作成した。更に、インクジェット法で、モノエタノールアミン酢酸白金水溶液の液滴を素子電極、基板上に付与した後、大気中で、加熱分解した。同様の操作で、基体1を5枚用意した。尚、インクジェット法で付与した液滴を加熱分解した形状は、 $115\mu\text{m}$ のほぼ円形であ *

表2

	工程7) の加熱温度	素子電流 I_f 、放出電流 I_e の電圧、駆動時間依存性
2-A	100°C	I_f : 素子電圧に対してヒステリシス。駆動時間に対して、不安定 I_e : 素子電圧に対してヒステリシス。駆動時間に対して、不安定
2-B	150°C	I_f : 素子電圧に対してヒステリシス。駆動時間に対して、不安定 I_e : 素子電圧に対してヒステリシス。駆動時間に対して、不安定
2-C	200°C	I_f : 素子電圧に対して、しきい値より急激に増加。駆動時間に対して、やや安定 I_e : 素子電圧に対して、しきい値より急激に増加。駆動時間に対して、やや安定
2-D	250°C	I_f , I_e : 素子電圧に対して、しきい値より急激に増加。駆動時間に対して、安定
2-E	300°C	I_f , I_e : 素子電圧に対して、しきい値より急激に増加。駆動時間に対して、安定

表2で示される様に、放出電流 I_e は、2-A, Bでは、観測されたが、時間変化および各素子間のばらつきが大きい電流であった。一方、2-C, D, Eでは、大きな放出電流が安定にかつ再現性良く観察された。また、放出電流は、2-C, D, Eにおいては、素子電極に印加した素子電圧に対して、しきい値 (V_{th}) 以下では、実質的に、ほとんど放出せず、しきい値以上では、急激に単調増加した。素子電流 I_f についても、同様であった。

* った。

【0232】工程2) 実施例1と同じ工程3) 実施例1と同じ

工程4) 次に、真空処理装置に、ベンゾニトリルを 10 の -4 乗 Pa 導入し、駆動電圧 15V 、図4(b) の $T_1 = 1\text{ms}$ 、 $T_2 = 10\text{ms}$ の矩形波パルスで、パルス電圧の極性を反転しながら、 10 の -5 乗 Pa の真空度で、30分通電した。この間、素子電流 I_f を測定した。素子電流 I_f は、通電時間とともに増加し、20分後には、いずれの基板も素子平均 2.5mA に達した。

【0233】工程5) 実施例1と同じ

工程6) 実施例1と同じ (低仕事関数材料としては Cs を使用) 工程7) 次に、5枚の第一の基体を、 100 、 150 、 200 、 250 、 300°C で3時間、加熱した。以上の基体を基体2-A, B, C, D, Eと呼ぶこととする。

【0234】【結果】測定は、図7の測定評価装置で、素子電極に、 $0 \sim 15\text{V}$ の矩形の測定パルスを印加し、放出電流 I_e 、素子電流 I_f を測定した後、 15V の同様の矩形パルスを連続的に印加し、素子電流、放出電流を測定した。表2に測定結果を示す。

【0235】

【表2】

【0236】次に、基板2-A, B, C, D, Eを取り出し、実施例1と同様に観察した。

【0237】基体2-A, Bにおいては、導電性膜に形成された亀裂の両側は、カーボンでおおわれており、 Cs が、素子のみならず、基板全体に観察された。

【0238】基体2-Cにおいては、導電性膜に形成された亀裂の両側は、カーボンでおおわれており、 Cs は、カーボン上および導電性膜、基板にわずかに (検出限界程度の) 観察された。

【0239】基体2-D、Eにおいては、導電性膜に形成された亀裂の両側は、カーボンでおおわれており、Csがカーボン上のみ観察された。

【0240】以上のことから、次の様なことが推定される。

【0241】1) 安定なカーボンを形成した素子において、200℃以上加熱した素子は、Csと安定な低仕事関数材料面を形成し、その結果、ばらつきが少なく、時間に対しても変動が少なく、電子放出をする。

【0242】2) 安定なカーボンを形成した素子においても、150℃以下で加熱した素子は、Csと安定な低仕事関数材料面を形成できず、その結果、ばらつきが大きく、時間に対しても変動が大きい。

【0243】【実施例3】本実施例は、実施例1、2とは、活性化工程に用いられる材料が、固体状の材料で、導電性膜に積層し行われることで異なる。後述の工程で形成された電子放出素子の形態は、図1の模式図と同様である。以下、本発明の製造方法の手順を示す図3を用いて、本発明を具体的に説明する。尚、基板上には、同一形状の素子が、4個形成される。

【0244】(工程1)：(基板洗浄／素子電極形成工程) 基板1を洗剤、純水および有機溶剤により十分に洗浄後、Ptを素子電極材料として、スパッタ法により、素子電極2、3として、マスクを用いて、基板上に、それぞれ30nm堆積した。

【0245】その後、更に、導電性膜4のバターニングの目的でリフトオフ用のCr膜を100nmの膜厚で真空蒸着した。

【0246】また素子電極間隔L、素子電極長Wは、それぞれ、5μm、100μmとした。

【0247】(工程2)：(導電性膜形成工程) 基板1上に形成された素子電極2と素子電極3との間に、有機パラジウム溶液(奥野製薬製CCP4230)をスピンナーにより回転塗布して放置することにより、有機金属薄膜を形成した。

【0248】この後、この有機金属薄膜を300℃で10分間大気中で加熱焼成処理した。こうして形成された主としてPdOよりなる微粒子からなる導電性膜4の膜厚は、約11nm、シート抵抗値は $5 \times 10^4 \Omega/\square$ であった。

【0249】その後、Cr膜および焼成後の導電性膜4を酸エッチャントによりウェットエッチングして所望のパターンに形成した。

【0250】(工程3)：(有機材料塗布工程) 次に、有機材料7を塗布する。本実施例では、ジメチルホルムアミドを溶媒として熱硬化型樹脂であるポリアクリルニトリルを用いて、スピンナーで、20nmの厚みになるように、基板全面に塗布した後、100℃でプリベークした。なお、有機材料の塗布は、基板全面でなくとも、導電性膜上に塗布すれば良い。ここでは、リフトオフを

用いた。

【0251】(工程4)：(フォーミング工程) 続いて、基板を、図7の真空処理装置に設置し、真空排気後、素子電極2、3間に、パルス状電圧を印加して、フォーミングと呼ばれる通電処理を行った。

【0252】なお、フォーミング電圧波形は、パルス幅T1を1ミリ秒とパルス間隔T2を10ミリ秒の矩形波で、パルス波高値を次第に増加させながら、 10^{-5}Pa の真空雰囲気下で行った。

10 【0253】(工程5)：(炭素化工程) 次に、駆動電圧15V、図4(a)に示した $T1=1 \text{ms}$ 、 $T2=10 \text{ms}$ の矩形波パルスで、 10^{-5}Pa の真空度で、15分間通電した。この間、素子電流Ifを測定した。素子電流Ifは、通電時間とともに増加し、15分後には、2.2mAに達した。

20 【0254】(工程6)：(安定化工程1) 次に、図7の真空処理装置に、大気を導入し、大気圧下で、410℃で10分間熱処理を行った。尚、導電性膜は、大気中で加熱したために、微粒子の変形等は観察されなかった。次に、真空排気を行い、 10^{-6}Pa とした後、室温で水素を導入し、導電性膜の還元処理を行い、導電性膜の抵抗を低減した。

【0255】(工程7)：(低仕事関数材料終端処理工程) 真空蒸着法で、低仕事関数材料のCsを基体に蒸着した。この際、素子を、工程4)と同様に、15Vの矩形波パルスで駆動した。

30 【0256】(工程8)：(安定化工程2) 次に、基板を、真空排気しながら、10時間、250℃で、加熱した。その後、室温に戻し、各表面伝導型電子放出素子の素子電流If、及び放出電流Ieを測定した。

【0257】【結果】測定条件は同一で、アノード電極の電圧は1kV、アノード電極と電子放出素子との距離Hは5mm、測定素子電圧15Vで測定した。

【0258】素子電流Ifは $2.5 \text{mA} \pm 15\%$ 、放出電流Ieは、 $6 \mu\text{A} \pm 15\%$ であった。

40 【0259】続いて、上述の特性の測定後、測定評価装置内で、上述の測定条件下で、連続駆動を行ったところ、一定時間後に、放出電流Ieが、基板Aでは、25%の減少であり、安定性の高い電子放出素子であった。また、放電は観察されなかった。

【0260】次に、電子顕微鏡、ラマン分光法等で、電子放出部5を観察したところ、実施例1の基板1-Aと同様であった。

【0261】更に、透過型電子顕微鏡、ラマン分光法で観察すると、グラファイトからなる炭素が観察され、また、実施例1と同様に、炭素-酸素-Csの構造の様であった。

50 【0262】【実施例4】本実施例は、ネガ型電子線レジストを用いた例である。工程1から工程5は、実施例3の工程と同様の部分が多いので、図3の製造工程図を

37

参照しながら説明する。

【0263】(工程1)：(基板洗浄／素子電極形成工程) 基板1を洗剤、純水および有機溶剤により十分に洗浄後、スパッタ法によりPtを素子電極材料として、素子電極2、3として、マスクを用いて、基板A、Bにそれぞれ30nm堆積した。その後、更に、導電性膜2のバターニングの目的でリフトオフ用のCr膜を100nmの膜厚で真空蒸着した。

【0264】また素子電極間間隔L、素子電極長Wは、それぞれ、10μm、100μmとした。

【0265】(工程2)：(導電性膜形成工程) 素子電極2、3を形成した基板上に、Ptをスパッタ法で堆積することにより、導電性膜4を形成した。こうして形成されたPtよりなる微粒子からなる導電性膜4の膜厚は、約3nm、シート抵抗値は $3 \times 10^4 \Omega/\square$ であった。

【0266】その後Cr膜および焼成後の導電性膜4をエッチャントによりウエットエッチングして所望のパターンに形成した。

【0267】(工程3)：(有機材料塗布工程) 次に、有機材料を塗布する。本実施例では、有機材料として、ネガ型電子線レジストであるエポキシ化1、4-ポリブタジエンを、スピンナーで、40nmの厚みになるように、基板上に、少なくとも導電性膜4を覆うように塗布した後、100℃でプリベークした。

【0268】(工程4)：(フォーミング工程) 続いて、図7の真空処理装置に設置し、真空排気後、不図示の電源によるパルス状電圧を、素子電極2、3間に印加してフォーミング通電処理を行った。

【0269】なお、フォーミング電圧波形は、パルス幅T1を1ミリ秒とパルス間隔T2を10ミリ秒の矩形波で、パルス波高値を次第に増加させながら、10⁻⁵Pa真空雰囲気下で行った。

【0270】(工程5)：(炭素化工程) 次に、駆動電圧15V、図4(a)のT1=1ms、T2=10msの矩形波パルスで、10⁻⁵Paの真空度で、12分間通電した。この間、素子電流Ifを測定した。素子電流Ifは、通電時間とともに増加し、12分後には、2.5mAに達したが、更に、10分間通電し続けたが、素子電流Ifは、ほぼ一定であった。

【0271】(工程6)：(安定化工程) 次に、基板Aは、図7の真空処理装置に大気を導入し、大気圧下で、410℃で10分間熱処理を行った。

【0272】(工程7)：(低仕事関数材料終端処理工程) 真空蒸着法で、低仕事関数材料のCsを基体に蒸着した。この際、素子を、工程4)と同様に、15Vの矩形波パルスで駆動した。

【0273】(工程8)：(安定化工程2) 次に、基体を、真空排気しながら、10時間、250℃で、加熱した。その後、室温に戻し、次に、真空排気を行い、10

38

10⁻⁶Paとした後、各表面伝導型電子放出素子の素子電流If、及び放出電流Ieを測定した。

【0274】[結果] 測定条件は同一で、アノード電極の電圧は1kV、アノード電極と電子放出素子との距離Hは5mm、測定素子電圧15Vで測定した。

【0275】素子電流Ifは0.8mA±4.5%、放出電流Ieは、1.0μA±4.5%の特性であった。

【0276】続いて、上述の特性の測定後、測定評価装置内で、アノード電極の電圧を10kVとした以外は、上述の測定条件下で連続駆動を行ったところ、平均で23%の減少であった。また、この際、放電は、前記駆動時間中には、発生しなかった。

【0277】次に、基板A、Bとも、電子顕微鏡、ラマン分光法等で、電子放出部5を観察した。

【0278】電子顕微鏡で観察した電子放出部5の形態は、実施例4と同様であった。

【0279】更に、透過型電子顕微鏡、ラマン分光法で観察すると、その被膜は、主に、グラファイトからなるが、実施例4と同様の結晶性であることが、判明した。

【0280】[実施例5] 本実施例は、実施例4の製造工程とほぼ同じである。但し、基板は一枚とした。

【0281】(工程1)：(基板洗浄／素子電極形成工程) 実施例4の工程1と同様。

【0282】(工程2)：(導電性膜形成工程) 実施例4の工程2と同様。

【0283】(工程3)：(有機材料塗布工程) 次に、ネガ型電子線レジストであるメタクリル酸グリシジルアクリル酸エチル共重合体を、スピンナーで、35nmの厚みになるように、塗布した後、90℃でプリベークした。

【0284】(工程4)：(フォーミング工程) 実施例4の工程4と同様。

【0285】(工程5)：(炭素化工程) 次に、基板を、再び測定評価装置に戻し、10⁻⁵Paの真空度まで真空排気後、駆動電圧15V、図4(a)のT1=1.5ms、T2=10msの矩形波パルスで、かつ1パルス毎に素子電極の高電位側と低電位側を反転しながら15分間通電した。この間、素子電流Ifを測定した。素子電流Ifは、通電時間とともに増加し、15分後には、4個の素子の平均は、2.6mAに達した。

【0286】(工程6)：(安定化工程) 実施例4の工程6と同じ。

【0287】(工程7)：(低仕事関数材料終端処理工程) 実施例4の工程7と同様。

【0288】(工程8)：(安定化工程2) 実施例4の工程8と同様。

【0289】[結果] 他の実施例と同様に、測定条件は同一で、アノード電極の電圧は1kV、アノード電極と電子放出素子との距離Hは5mm、測定素子電圧15Vで測定した。

【0290】素子電流 I_f は $0.8 \text{ mA} \pm 4.5\%$ 、放出電流 I_e は、 $1.0 \mu\text{A} \pm 4.5\%$ と、実施例 1 の比較例 1 と比べ、放出電流 I_e が同等で、素子電流 I_f が減少し、素子特性のばらつきも減少した。

【0291】続いて、上述の特性の測定後、測定評価装置内で、上述の測定条件下で連続駆動を行ったところ、4 個の素子とも放出電流 I_e は、 2.5% 以下の減少であった。これは、実施例 1 の基板 A と同等である。

【0292】次に、電子顕微鏡、ラマン分光法等で、電子放出部 5 を観察した。

【0293】電子顕微鏡で観察した素子の電子放出部の形態は、実施例 2 の形態と同様に、電子放出部 5 の導電性膜の先端部分に、低電位側、高電位側の双方に炭素が形成されていた。更に、透過型電子顕微鏡、ラマン分光法で観察すると、その被膜は、主に、グラファイトからなるが、実施例 4 と同様の結晶性であることが、判明した。また、実施例 4 と同様に、炭素-酸素-Cs の構造の様であった。

【0294】【実施例 6】本実施例は、実施例 4 の材料、工程と、工程 5、工程 6 を除き同様であるので、同じ工程の説明は省略する。

【0295】（工程 5）：（炭素化工程）基板を、再び、測定評価装置に戻し、 10^{-5} Pa の真空度まで、真空排気後、図 7 に示す測定評価装置の基板加熱ヒーターで 2000°C とし、駆動電圧 15 V 、図 4 (b) の $T1 = 0.3 \text{ ms}$ 、 $T2 = 10 \text{ ms}$ の三角波パルスで、かつ 1 パルス毎に素子電極の高電位側と低電位側を反転しながら、10 分間通電したところ、素子電流は、 1.2 mA であった。 $T1$ は、ヒーターによる加熱を加えたため短くしたが、問題なく素子電流 I_f が増加したことから、前述したとおり、合計のエネルギーで行われたと考えられる。

【0296】（工程 6）：（安定化工程）次に、図 7 の真空処理装置（測定評価装置）に、 $80\% \text{ N}_2$ 、 $20\% \text{ O}_2$ のガスを、 10^{-1} Pa 導入した後、 440°C で 20 分間熱処理を行った。尚、減圧下としたため、やや、熱処理温度を高くしたが、電気特性、観察の結果からも問題がなかった。

【0297】（工程 7）：（低仕事関数材料終端処理工程）実施例 5 の工程 7 と同様。

【0298】（工程 8）：（安定化工程 2）実施例 5 の工程 8 と同様。

【0299】次に、真空排気を行い、 10^{-6} Pa とした後、各表面伝導型電子放出素子の素子電流 I_f 、及び放出電流 I_e を測定した。

【0300】【結果】他の実施例と同様に、測定条件は同一で、アノード電極の電圧は 1 kV 、アノード電極と電子放出素子との距離 H は 5 mm 、測定素子電圧 15 V で測定した。

【0301】素子電流 I_f は 2.0 mA 、放出電流 I_e

は、 $6 \mu\text{A}$ と、実施例 1 の比較例 1 と比べ、放出電流 I_e が同等で、素子電流 I_f が減少し、素子特性のばらつきも減少した。

【0302】

【発明の効果】以上説明したように、本発明によれば、上述の従来技術の問題を解決し、しかも、低電圧で駆動でき、量産性に優れた電子放出素子およびそれを用いた表示品位に優れたカラーフラットパネル等の画像形成装置の提供ができた。

【0303】すなわち、本発明によれば、一対の電極と亀裂などの電子放出部を有する導電性膜を有する電子放出素子において、炭素体に酸素を介して、低仕事関数材料によって、終端された亀裂等の電子放出部を有することにより、炭素体と結合した酸素を介して低仕事関数材料が終端されることによって、炭素体に低仕事関数材料が単に積層されているのではなく、分極して結合しているので、より低仕事関数化がはかられ、かつ安定度が増加する。

【0304】また、こうした材料で電子放出部となる亀裂及びその近傍が構成されるために、放出電流の増加がはかられ、かつ駆動時の劣化が抑制される。

【0305】本発明の素子の放出電流は、素子に印加する電圧に対して、放出電流が非線形に依存する非線形素子であると同時に、低仕事関数であるため、放出電流が増加する。

【0306】また、導電性膜が、 Ni 、 Co 、 Fe 等の鉄族、 Pd 、 Ir 、 Pt の白金族等の触媒性金属であるため、該炭素体としてグラファイト、グラッシーカーボンの形成が容易となる。従って、酸素で終端処理の際の工程での炭素体の二酸化炭素、一酸化炭素等への変化による減少が抑制され、電子放出特性の劣化がない。

【0307】一方、グラファイト、グラッシーカーボン以外の炭素化合物は、二酸化炭素、一酸化炭素等へ変化し、除去される。この結果、駆動時の電子放出素子からのガスの放出が抑制されるために、駆動時の放電が抑制され、電子放出特性の安定化がなされる。

【0308】また、本発明の製造方法によれば、上記電子放出特性の改善が容易にできる。

【図面の簡単な説明】

【図 1】本発明の表面伝導型電子放出素子の構成を示す模式図である。

【図 2】図 1 の電子放出部の部分拡大図としての模式的断面図の一例である。

【図 3】本発明の製造方法のフロー図である。

【図 4】通電フォーミングに用いる電圧波形の例を示す図である。

【図 5】本発明の画像形成装置の好ましい製造方法の一例を示す工程図である。

【図 6】画像表示パネルの製造工程及び製造装置の模式図である。

41

【図 7】真空処理装置（測定装置）の模式的構成図である。

【図 8】電子放出部の形状を示す模式断面図である。

【図 9】従来の表面伝導型電子放出素子の模式的平面図である。

【図 10】本発明を適用可能な表面伝導型電子放出素子についての放出電流 I_e 、素子電流 I_f と素子電圧 V_f の関係の一例を示すグラフである。

【図 11】本発明を適用可能な単純マトリクス配置した電子源の一例を示す模式図である。

【図 12】本発明を適用可能な画像形成装置の表示パネルの一例を示す模式図である。

【図 13】蛍光膜の構成例を示す模式図である。

【図 14】画像形成装置に NTSC 方式のテレビ信号に応じて表示を行うための駆動回路の一例を示すブロック図である。

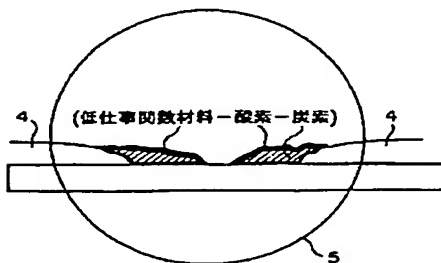
【図 15】本発明を適用可能な梯子配置の電子源の一例を示す模式図である。

【図 16】本発明を適用可能な画像形成装置の表示パネルの一例を示す模式図である。

【符号の説明】

- 1 基板
- 2, 3 素子電極
- 4 導電性膜
- 5 電子放出部
- 6 1 黒色導電材
- 6 2 蛍光体
- 7 0 素子電極 2, 3 間の導電性薄膜 4 を流れる素子電流 I_f を測定するための電流計
- 7 1 電子放出素子に素子電圧 V_f を印加するための電源
- 7 2 素子の電子放出部 5 より放出される放出電流 I_e を測定するための電流計
- 7 3 アノード電極 7 4 に電圧を印加するための高圧電源

【図 2】



42

* 7 4 素子の電子放出部より放出される放出電流 I_e を捕捉するためのアノード電極

7 5 真空容器

7 6 ターボポンプ、ロータリーポンプ

8 1 リアプレート

8 2 支持枠

8 3 ガラス基板

8 4 蛍光膜

8 5 メタルバック

10 8 6 フェースプレート

8 7 高圧端子

8 8 外囲器

1 0 1 表示パネル

1 0 2 走査回路

1 0 3 制御回路

1 0 4 シフトレジスタ

1 0 5 ラインメモリ

1 0 6 同期信号分離回路

1 0 7 変調信号発生器

20 V_x, V_a 直流電圧源

1 1 0 電子源基板

1 1 1 電子放出素子

1 1 2 $Dx1 \sim Dx10$ は、前記電子放出素子を配線するための共通配線

1 2 0 グリッド電極

1 2 1 電子が通過するための空孔

1 2 2 $Dox1, Dox2, \dots, Doxm$ よりなる容器外端子

1 2 3 グリッド電極 1 2 0 と接続された $G1, G2$

1 7 1 電子源基板

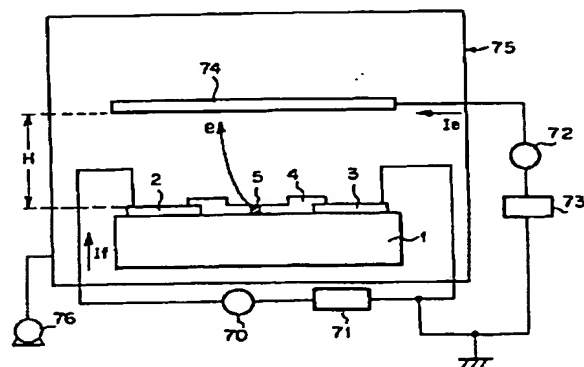
1 7 2 X 方向配線

1 7 3 Y 方向配線

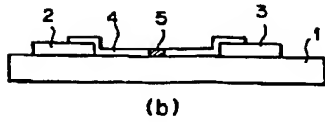
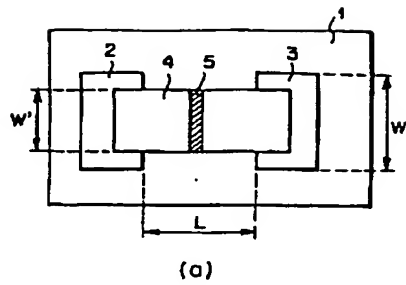
1 7 4 表面伝導型電子放出素子

1 7 5 結線

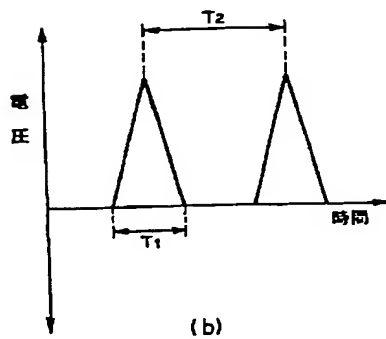
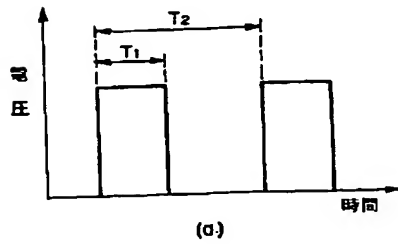
【図 7】



【図 1】



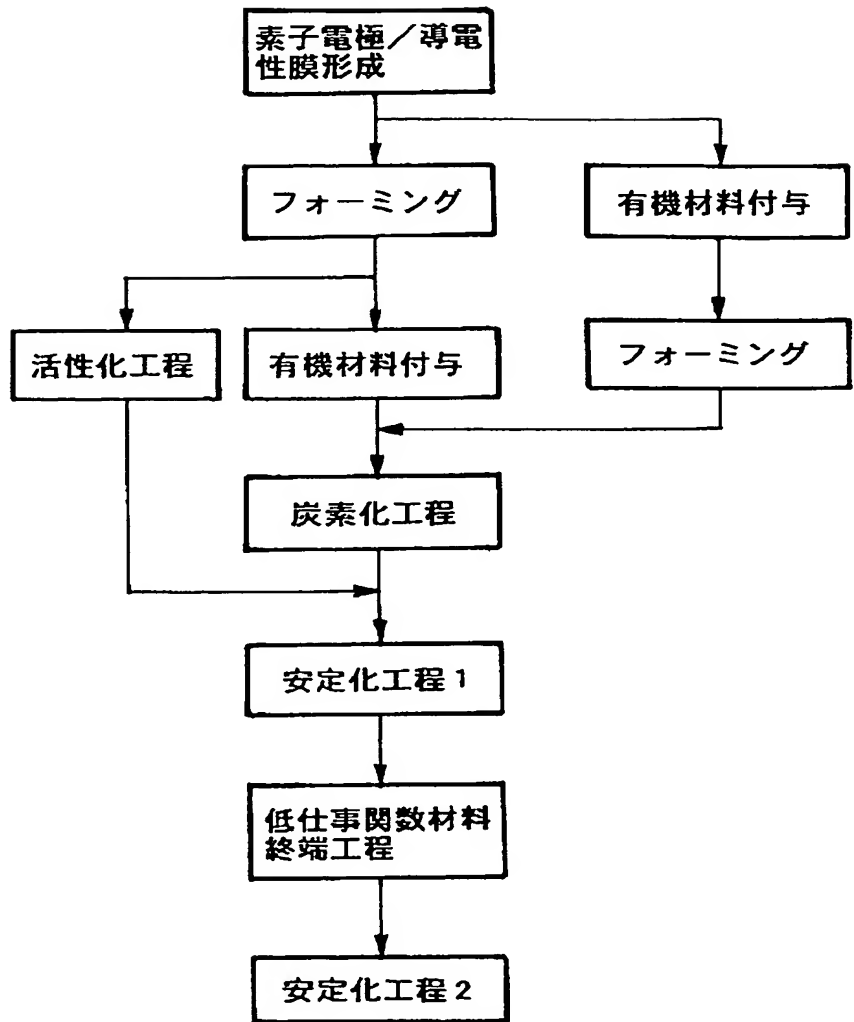
【図 4】



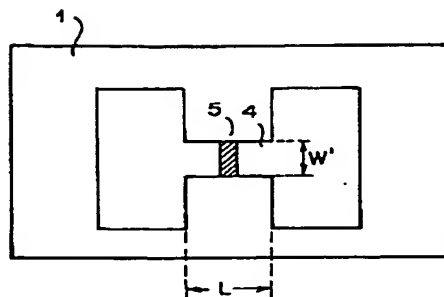
【図 3】

第 1 の製造工程

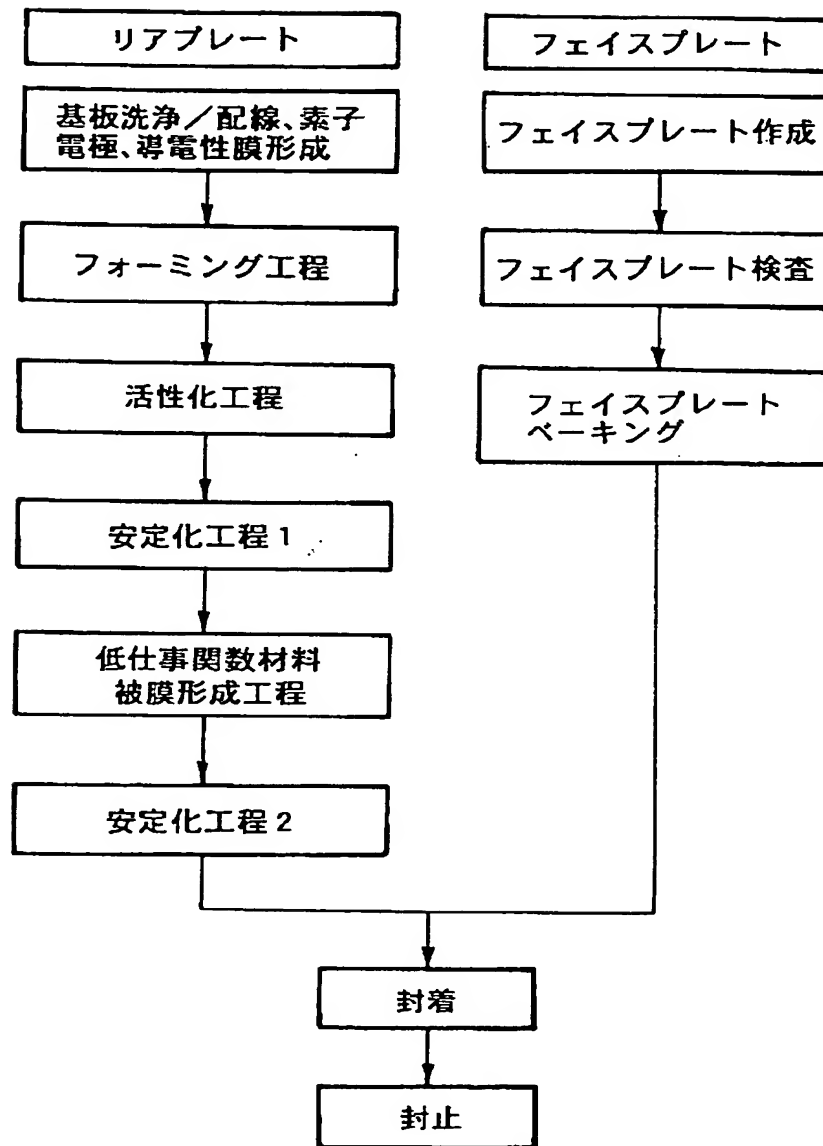
第 2 の製造工程



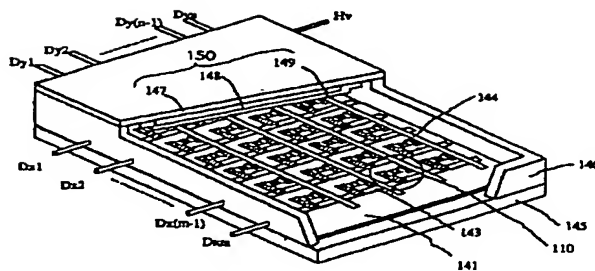
【図 9】



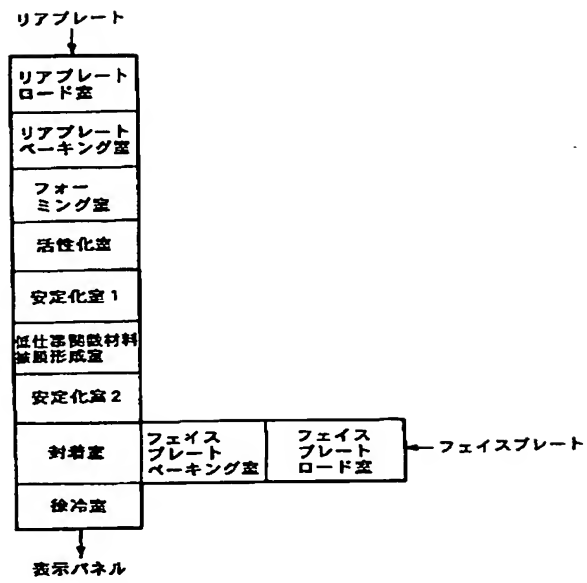
【図 5】



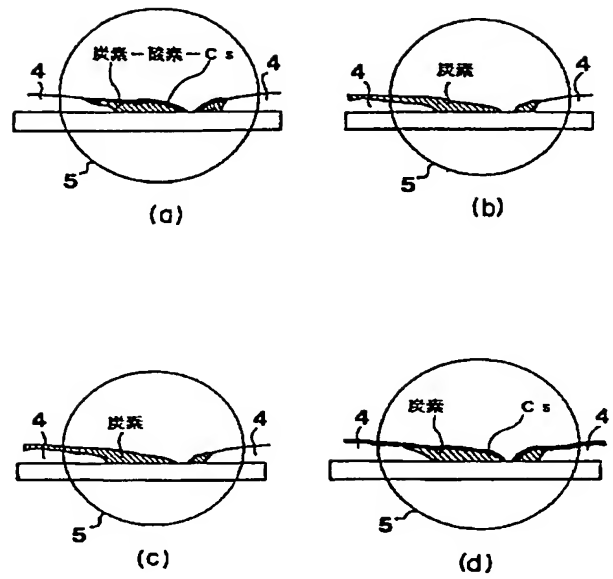
【図 12】



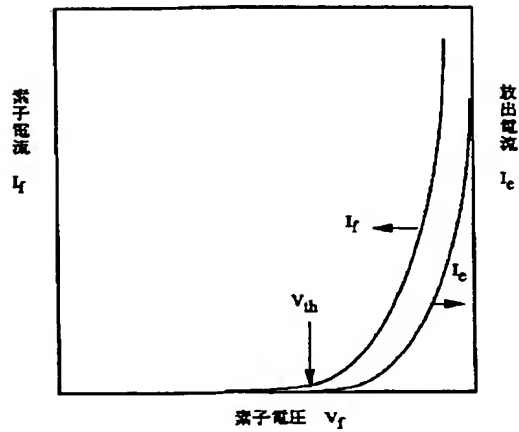
【図6】



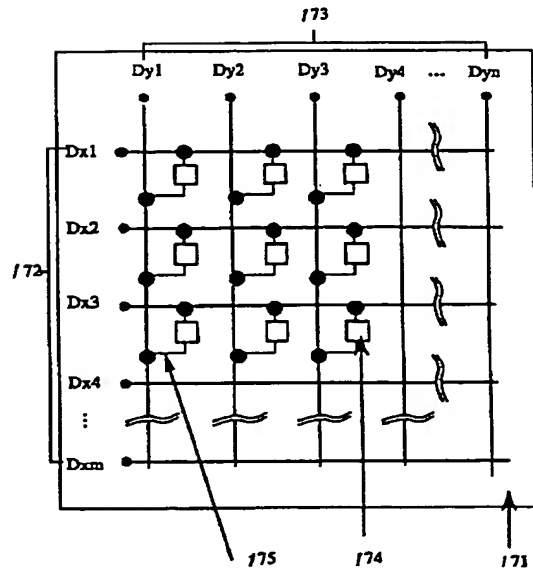
【図8】



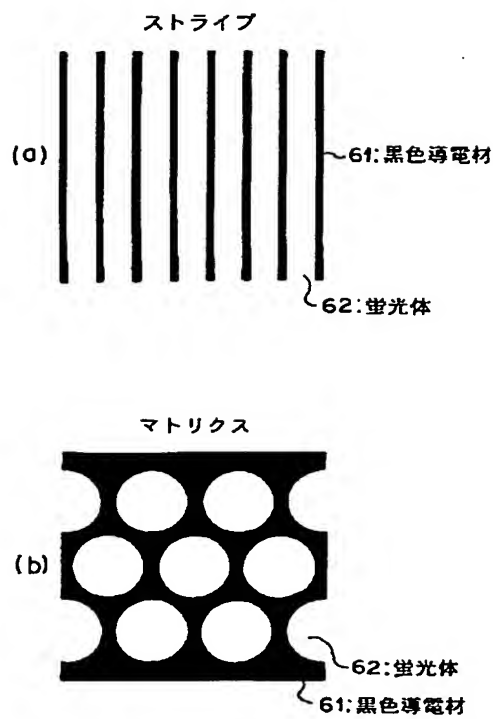
【図10】



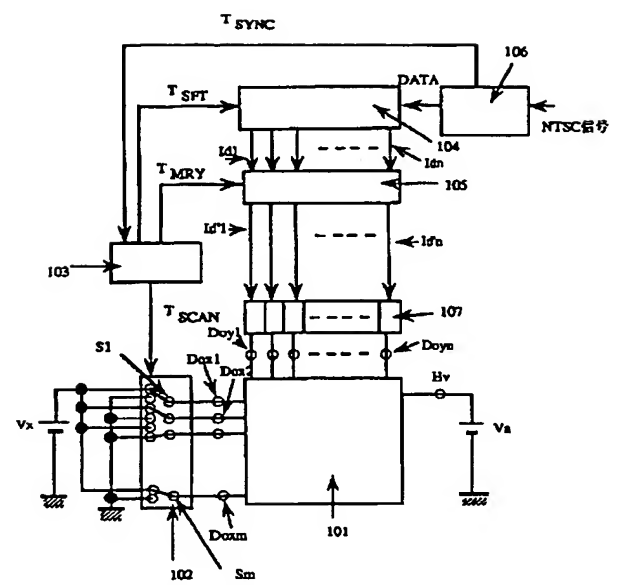
【図11】



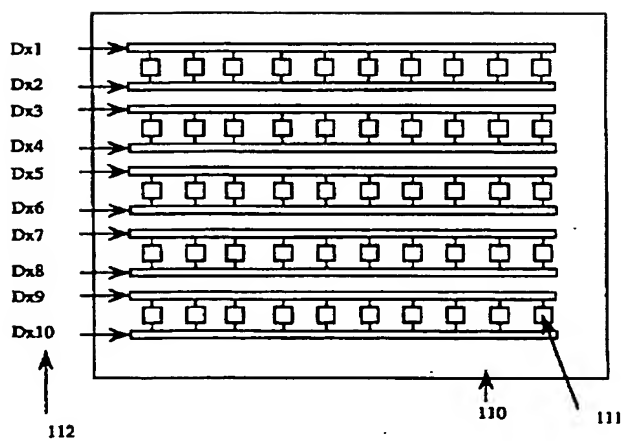
【図13】



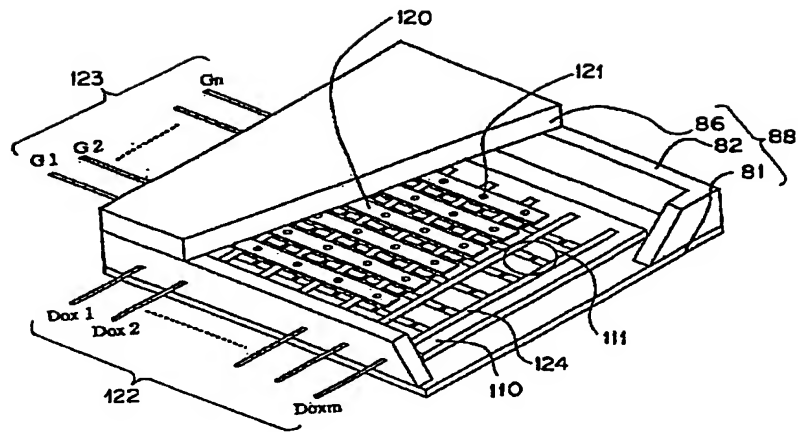
【図14】



【図15】



【図 16】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.